

КОМП'ЮТЕРНІ СИСТЕМИ ТА КОМПОНЕНТИ

УДК 681.325.5

О. Д. АЗАРОВ, О. І. ЧЕРНЯК

Вінницький національний технічний університет

ІНФОРМАЦІЙНО-СТРУКТУРНИЙ ПІДХІД ДО ВИРІШЕННЯ ПРОБЛЕМИ МІЖЗ'ЄДНАНЬ ПРИ РЕАЛІЗАЦІЇ ПОВНОФУНКЦІОНАЛЬНОЇ АРИФМЕТИКИ

Анотація. Запропоновано підхід до вирішення проблеми міжз'єднань за рахунок використання побітової потокової обробки у системі числення золотої 1-пропорції. Описано алгоритмічну і структурну організацію побітового додавання, як основної арифметичної операції у цій системі числення.

Ключові слова: проблема міжз'єднань, золота пропорція, побітова арифметика, потокова обробка.

Аннотация. Предложен подход к решению проблемы междоусоединений за счет использования побитовой потоковой обработки в системе счисления золотой 1-пропорции. Описаны алгоритмическая и структурная организации побитового суммирования, как основной арифметической операции в этой системе счисления.

Ключевые слова: проблема междоусоединений, золотая пропорция, побитовая арифметика, потоковая обработка.

Abstract. The approach for solution of interconnection problem by using bit-serial pipeline operation in golden 1-ratio numerical system is suggested. The algorithmic and structural organization of bit-serial addition as basic arithmetic operation in this numerical system is described.

Key words: interconnection problem, golden ratio, bit-serial arithmetic, pipeline operation.

Вступ

Підвищення рівня інтеграції у цифровій техніці призводить до зменшення товщини провідників в інтегральних схемах і зменшення відстаней між ними. Для того, щоб при цьому не підвищувати опір провідників, збільшують їх висоту. Це призводить до взаємного впливу електричних сигналів у сусідніх провідниках. Підвищення тактової частоти в мікросхемах ще більш посилює цей вплив. Найбільшу проблему становлять довгі лінії інформаційного зв'язку, які мають велику площу взаємодії [1,2]. При зменшенні розмірів компонентів мікросхем виникають також й інші технологічні проблеми, складність яких постійно зростає [3]. Для подолання цих проблем провідні комп'ютерні фірми і наукові установи прикладають значні інтелектуальні й фінансові зусилля в розробки нових технологій. Проте на даний час всі розроблювані технології мають суттєві недоліки, що заважають їх широкому впровадженню. А саме:

- об'ємне монтування в кристалі (IBM) – паразитні наведення між шарами, збільшення потужності споживання [4];
- об'ємне монтування в кристалі з вбудованими каналами охолодження водою (IBM) – необхідність підвищення точності технології виробництва у 10 разів [5];
- з'єднання на вуглецевих нанотрубках (Toshiba) – не вирішені проблеми якості нанотрубок [6];
- оптичні волокна – складність пакування [7];
- оптичні хвилеводи (Sun Microsystems) – необхідність точного вирівнювання довжин з'єднань [8];
- оптичні комутатори (IBM) – складна технологія виготовлення [9];
- оптичні з'єднання через вільний простір – низька швидкість передавання, складність [10].

Перспективні дослідження у цій галузі зможуть вирішити дану проблему у тому стані, в якому вона є на даний час. Проте, вони будуть впроваджені у виробництво не раніше, ніж через 10–15 років. На той час рівень розпаралелювання, необхідний для вирішення задач обробки цифрової інформації, значно зростає (100–1000 процесорних ядер на кристалі). Це приведе до такого збільшення впливу проблеми з'єднань, що одними лише технологічними засобами її навряд чи можна буде вирішити.

Актуальність

Одним з відомих напрямків інформаційно-структурного підходу до вирішення проблеми з'єднань є побітова обробка у класичній двійковій системі числення [11]. Вона забезпечує мінімальну кількість ліній інформаційних зв'язків між окремими обробляючими модулями, проте, значно збільшує час виконання арифметичних операцій. Тому така обробка виконується у потоковому режимі. Побітова потокова обробка широко використовується при побудові спеціалізованих обчислювальних засобів на основі FPGA [12] та у системах з можливістю реконфігурації і дозволяє отримати мінімальну кількість довгих ліній інформаційних зв'язків, які мають найбільший вплив на проблему з'єднань. Побітова обробка може бути ефективною при використанні, як мінімум, у двох електронних технологіях майбутнього. Це QCA, що належить до шести найперспективніших технологій [14], і SFQ, що вважається однією з найперспективніших [15].

Недоліком класичної двійкової системи числення є неможливість виконання всіх побітових арифметичних операцій в єдиному потоці, оскільки додавання, віднімання і множення можуть виконуватися, починаючи з молодших розрядів, а ділення – починаючи зі старших.

Мета

У статті пропонується інформаційно-структурний підхід до вирішення проблеми з'єднань, що полягає у використанні системи числення золотої 1-пропорції для виконання всіх арифметичних операцій у потоковому режимі, починаючи зі старших розрядів. Даний підхід базується на можливості побітового потокового додавання у цій системі числення, починаючи зі старших розрядів.

Організація побігової арифметики у системі числення золотої 1-пропорції

Особливістю системи числення золотої 1-пропорції є адитивне співвідношення між розрядами виду $100=011$. На основі даного співвідношення у [16] описано операції згортки і розгортки кодів у цій системі числення як логічні операції заміни значень одиниць на нулі і нулів на одиниці у розрядах при виконанні певних умов. Таке визначення згорток і розгорток формально не дозволяє використовувати їх, що надає можливість виконання адитивних перетворень кодів чисел при виконанні певних умов. Адитивні перетворення (А-перетворення) – це умовні арифметичні операції, що змінюють код, не змінюючи його значення. А-перетворення є новим видом умовних арифметичних операцій, які виконують перенесення і запозичення при додаванні і відніманні. За рахунок надлишковості системи числення золотої 1-пропорції А-перетворення можуть виконуватись не тільки при переповненні розрядів, але і при досягненні у групі розрядів деякого граничного значення. А-перетворення n -розрядного коду числа з номером i ділить цей код на дві частини: молодші розряди від 0-го до $(n-i-1)$ -го і старші розряди від $(n-i)$ -го до $(n-1)$ -го. За напрямком А-перетворення поділяються на перетворення з перенесенням у старші розряди (AL-перетворення) і перетворення з перенесенням у молодші розряди (AR-перетворення). За умовами виконання А-перетворення поділяються на елементарні (EA-перетворення), універсальні (UA-перетворення) та повні (FA-перетворення).

Перевірка умов виконання EA-перетворень є простою і потребує аналізу значень у кожному з трьох сусідніх розрядів. EA-перетворення кодів золотої 1-пропорції описуються такими виразами:

$$EAL_i(X_0^{n-1}): (X_{n-i}^{n-1} + \alpha^{n-i}) + (X_0^{n-i-1} - \alpha^{n-i-1} - \alpha^{n-i-2}) \quad \text{при } x_{n-i} \leq 0 \wedge x_{n-i-1} \geq 1 \wedge x_{n-i-2} \geq 1,$$

$$EAR_i(X_0^{n-1}): (X_{n-i}^{n-1} - \alpha^{n-i}) + (X_0^{n-i-1} + \alpha^{n-i-1} + \alpha^{n-i-2}) \quad \text{при } x_{n-i} \geq 1 \wedge x_{n-i-1} \leq 0 \wedge x_{n-i-2} \leq 0.$$

Результатом i -го EAL-перетворення є код 100 в розрядах з $(n-i)$ -го по $(n-i-2)$ -й. Результатом i -го EAR-перетворення є код 011 в розрядах з $(n-i)$ -го по $(n-i-2)$ -й.

У випадку, якщо в окремих розрядах умова певного А-перетворення не виконується, але в цілому значення старшої і молодшої частин коду задовольняє даній умові, виконується відповідне UA-перетворення. На відміну від EA-перетворень, перевірка умов в даному випадку є більш складною і потребує порівняння загальних значень частин коду. UA-перетворення кодів золотої 1-пропорції описуються такими виразами:

$$UAL_i(X_0^{n-1}): (X_{n-i}^{n-1} + \alpha^{n-i}) + (X_0^{n-i-1} - \alpha^{n-i-1} - \alpha^{n-i-2}) \quad \text{при } x_{n-i} = 0 \wedge X_0^{n-i-1} \geq \alpha^{n-i},$$

$$UAR_i(X_0^{n-1}): (X_{n-i}^{n-1} - \alpha^{n-i}) + (X_0^{n-i-1} + \alpha^{n-i-1} + \alpha^{n-i-2}) \quad \text{при } x_{n-i} = 1 \wedge X_0^{n-i-1} < \alpha^{n-i-2}.$$

Найпростіше UA-перетворення можна виконувати за допомогою послідовності EA-перетворень у відповідності до рекурсивних алгоритмів, граф-схеми яких наведені на рис. 1 а і б. Результатом i -го UAL-перетворення є код, у якого загальне значення розрядів з 0-го по $(n-i-1)$ -й менше значення $(n-i)$ -го розряду. Результатом i -го UAR-перетворення є код, у якого загальне значення розрядів з 0-го по $(n-i-1)$ -й більше або дорівнює значенню $(n-i)$ -го розряду.

FA-перетворення виконуються як суперпозиція UA-перетворень того ж виду:

$$FAL_i(X_0^{n-1}): UAL_{n-2}(\dots UAL_{i+1}(UAL_i(X_0^{n-1})))\dots),$$

$$FAR_i(X_0^{n-1}): UAR_1(\dots UAR_{i-1}(UAR_i(X_0^{n-1})))\dots).$$

Результатом i -го FAL-перетворення є код, в якому не виконуються умови жодного з i -го по $(n-2)$ -го UAL-перетворень. Результатом i -го FAR-перетворення є код, в якому не виконуються умови жодного з i -го по 1-го UAR-перетворень.

FA-перетворення, використовуються для реалізації перенесення і запозичення при побітовому додаванні та відніманні кодів золотої пропорції. На кожному кроці побітового додавання кодів золотої пропорції розряди доданків додаються до групи з п'яти розрядів результату, через які можливе перенесення. Ця група називається проміжним результатом T і повинна оброблятися паралельно. Над отрима-

ним кодом виконується FAL-перетворення, що утворює черговий розряд результату додавання z і новий проміжний результат, який має інформаційний резерв для збільшення IRI . Даний резерв забезпечує обмеженість перенесення у старші розряди на наступному кроці. На рис. 2 представлено структурну організацію побітового суматора кодів золотої пропорції, що складається з регістра та комбінаційної частини, розділеної на суматор Σ і блок FAL-перетворення.

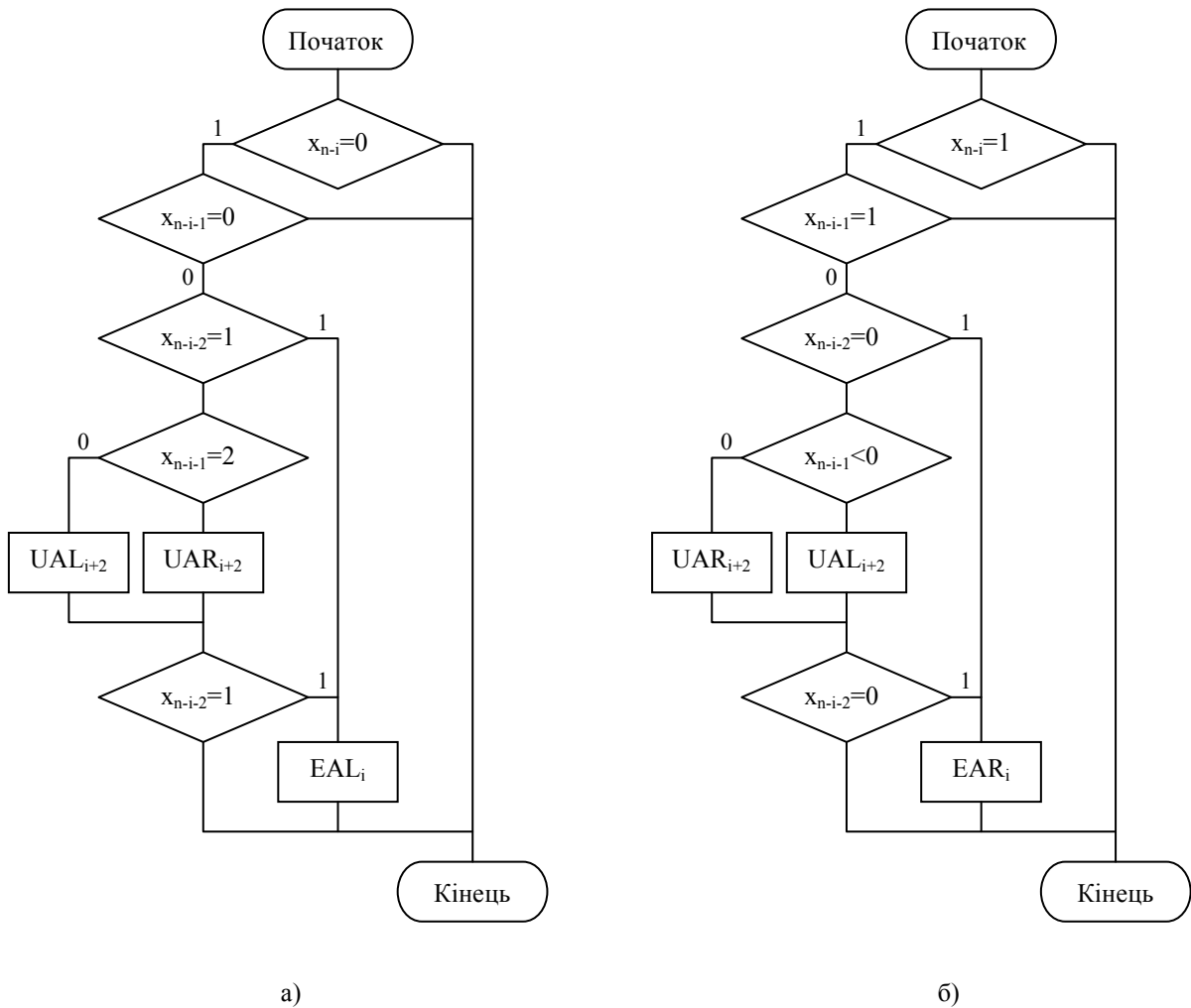


Рисунок 1 – Граф-схеми рекурсивних алгоритмів UA-перетворень кодів золотої пропорції:
 а) UAL_i -перетворення, б) UAR_i -перетворення

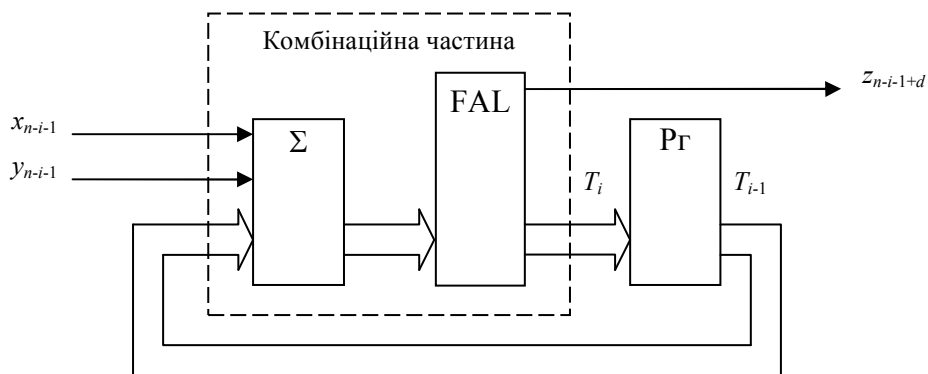


Рисунок 2 – Використання FAL-перетворення при побітовому додаванні кодів золотої 1-пропорції

Слід зазначити, що функціональне відокремлення блоку FAL-перетворення від суматора потрібно лише для побудови таблиці переходів комбінаційної частини пристрою додавання, яка формує сигнали на D -входи тригерів регістра. При створенні даного пристрою комбінаційна частина реалізується як одне ціле на основі таблиці переходів.

Для спрощення виразів, що описують дані сигнали, введемо допоміжні сигнали A, B і C .

$$\begin{aligned} A &= \overline{x + y}, \\ B &= \overline{x + y + C}, \\ C &= xy. \end{aligned}$$

Тут $A=1$ означає, що сума чергових розрядів доданків дорівнює нулю, $B=1$ означає, що ця сума дорівнює одиниці, а $C=1$ означає, що вона дорівнює двом. Логічні вирази для чергового сигналу виходу та для D -входів тригерів регістра в залежності від його виходів Q , та сигналів A, B і C мають вид:

$$\begin{aligned} D_1 &= BQ_2 + C\overline{Q_1}\overline{Q_3}, \\ D_2 &= AQ_1, \\ D_3 &= AQ_2 + B\overline{Q_1}\overline{Q_2}\overline{Q_3} + CQ_3 + CQ_1Q_4, \\ D_4 &= AQ_3 + B(Q_1 + Q_2)\overline{Q_4} + D_1\overline{Q_2}\overline{Q_4}, \\ D_5 &= A + \overline{Q_3} + AQ_4 + B\overline{Q_1}Q_4 + C(Q_1 + Q_2)\overline{Q_4}, \\ z &= \overline{Q_4} + D_5. \end{aligned}$$

На вхід даного потокового пристрою побітового додавання на кожному такті поступають чергові розряди доданків, починаючи зі старших розрядів, а з виходу, починаючи зі старших розрядів, поступають розряди суми. Потокове побітове віднімання виконується аналогічним чином.

На основі додавання і віднімання можна виконувати побітове потокове множення і ділення також, починаючи зі старших розрядів [17]. Отже, використання системи числення золотої 1-пропорції дозволяє організувати виконання всіх арифметичних операцій в єдиному потоці забезпечуючи при цьому мінімальну кількість довгих ліній інформаційного зв'язку. Таким чином, запропонований авторами у даній статті інформаційно-структурний підхід вносить вклад у вирішення проблеми взаємозв'язків у цифровій техніці, доповнюючи технологічний напрямок вирішення даної проблеми.

Висновки

Обгрунтовано актуальність використання побітової потокової обробки як інформаційно-структурного підходу до вирішення проблеми між'єднань при реалізації засобів обчислювальної техніки у мікроелектронному виконанні.

Запропоновано використання системи числення золотої 1-пропорції для побітового виконання всіх арифметичних операцій в єдиному потоці, що дозволяє досягти мінімальної кількості довгих ліній інформаційних зв'язків в інтегральних мікросхемах.

Запропоновано нові умовні арифметичні операції адитивного перетворення, що дозволяють виконувати побітове додавання і віднімання з обмеженням довжини перенесення у старші розряди.

Запропоновано структурну організацію побітового потокового суматора кодів золотої 1-пропорції.

Список літератури

1. Яковлев Ю. С. Однокристалльные компьютерные системы высокой производительности. Особенности архитектурно-структурной организации и внутренних процессов : монография / Яковлев Ю. С. – Винница : ВНТУ, 2009. – 294 с.
2. SoC interconnect crisis: Path delays cancel speed increase [Електронний ресурс] / Chappell Brown, // EE Times. – Jun. 2003. – Режим доступу до мат. : <http://www.eetimes.com/story/OEG20030620S0028>.
3. Wilson R. Industry takes aim at 22nm interconnect stack [Електронний ресурс] / R.Wilson // EDN network: electronics news – Режим доступу до мат. : <http://www.edn.com/electronics-news/4314122/Industry-takes-aim-at-22-nm-interconnect-stack>.
4. Данилина Г. IBM переводит закон Гордона Мура в третье измерение [Електронний ресурс] / Г. Данилина. // Наука и образование – Режим доступу до мат. : <http://technomag.edu.ru/doc/71226.html>.

5. Будик А. IBM пронзила чипы водяными капиллярами [Електронний ресурс] / А. Будик. // 3D news: Новости Hardware – Режим доступу до мат. : http://www.3dnews.ru/news/ibm_osnastila_chipi_vodyanimi_kapillyarami/.
6. Novikov A. Применение наноструктурированных материалов в технологии соединений [Електронний ресурс] / А. Novikov. // Abercade consulting: Аналитика – Режим доступу до мат. : <http://www.abercade.ru/research/analysis/1134.html>.
7. Ахманов А. С. Оптическая передача информации в суперЭВМ и микропроцессорных системах [Електронний ресурс] / А. С. Ахманов, О. Е. Наний, В. Я. Панченко. // Lightwave Russian Edition. – 2008. – № 3. – Режим доступу до мат. : http://photonics.net.ua/files/LRE/2008_No_3.pdf.
8. G. Overton. Photonics applied: Can optical integration solve the computational bottleneck? [Електронний ресурс] – Режим доступу до мат. : <http://www.laserfocusworld.com/articles/2009/03/photonics-applied-integrated-photonics-can-optical-integration-solve-the-computational-bottleneck.html>.
9. Харьковский А. Оптический коммутатор IBM для применения в процессорах. [Електронний ресурс] / Александр Харьковский // 3DNews : Новости Hardware – Режим доступу до мат. : http://www.3dnews.ru/news/opticheskiy_kommutator_ibm_dlya_primeneniya_v_protsessorah/.
10. Venditti M. B. Design and test of an optoelectronic VLSI chip with 40 element receiver transmitter arrays using differential optical signaling / M. B. Venditti, E. Laprise, J. Faucher et al. // IEEE J. Select. Topics Quantum Electron. – 2003. – Vol. 9. – No. 2. – P. 361.
11. Hariyama M. A Field-Programmable VLSI Based on an Asynchronous Bit-Serial Architecture / M. Hariyama, S. Ishihara, C. Wei, M. Kameyama // In: IEEE, Asian Solid-State Circuits Conference / Jeju, Korea. – Nov. 2007. – P. 380–383.
12. Ferguson L. FPGA-based FIR Filter Using Bit-Serial Digital Signal Processing [Електронний ресурс] / Lee Ferguson // – 2000. – Режим доступу до мат. : http://www.atmel.com/dyn/resources/prod_documents/DOC0529.PDF.
13. Dittmann F. Path Concepts for a Reconfigurable Bit-Serial Synchronous Architecture [Електронний ресурс] / F. Dittmann, A. Rettberg, R. Weber // – 2005. – Режим доступу до мат. : <http://www.springerlink.com/content/y5kk543864352395/fulltext.pdf?page=1>.
14. Свидиненко Ю. Клеточные автоматы на квантовых точках : Nanotechnology News Network [Електронний ресурс] / Ю. Свидиненко // – 2006 – Режим доступу до мат. : <http://old.nanonewsnet.ru/index.php?module=Pagesetter&func=viewpub&tid=9&pid=93>.
15. V. K. Kornev, I. I. Soloviev and O. A. Mukhanov, "Possible Approach to the Driver Design Based on Series SQIF," IEEE Transaction on Applied Superconductivity. – 2005. – Vol. 15. – P. 388–391.
16. Азаров О. Д. Аналого-цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю : монографія / Азаров О. Д. – Вінниця : ВНТУ, 2010. – 232 с. – Режим доступу до мат. : <http://publish.vntu.edu.ua/txt/Azarov-AnCifrPorozrPeretvNaOsnNadlishkSistChislZVagovNadlishk354.pdf>
17. Азаров О. Д. Структурна організація побітового множення і ділення кодів золотої пропорції / О. Д. Азаров, О. І. Черняк // Проблеми інформатизації та управління. – 2007. – Вип. 3(21). – С. 5–13. – ISSN 2073-4751.

Стаття надійшла: 17.02.2014.

Відомості про авторів

Азаров Олексій Дмитрович, д.т.н., професор, директор інституту інформаційних технологій та комп'ютерної інженерії, завідувач кафедри обчислювальної техніки Вінницького національного технічного університету; адреса: 21021, м. Вінниця, вул. Порики, 16, кв. 13.; роб. т.: (0432) 43-90-02; дом. т.: 43-75-07; e-mail: azarov2@vstu.vinnica.ua.

Черняк Олександр Іванович, к. т. н., доцент кафедри обчислювальної техніки Вінницького національного технічного університету; адреса: 21021, м. Вінниця, вул. Келецька, 94, кв. 40; роб. т. (0432) 43-90-02; дом. т.: 46-37-16; e-mail: alexandr.chernyak@gmail.com.)