

УДК 004.932.2

Т. Б. Мартинюк, А. В. Кожем'яко, М. Г. Тарновський, Д. О. Шаромов

РЕАЛІЗАЦІЙНІ МОДЕЛІ ОПТОЕЛЕКТРОННОГО КОРЕЛЯТОРА

Вінницький національний технічний університет, м. Вінниця

Анотація. В статті розглянуто варіант оптоелектронного матричного корелятора, базовим вузлом якого є блок кореляції. В структурі корелятора вхідний масив бінарних даних представлено матрицею оптичних сигналів, а кореляційна обробка виконується у цифровому вигляді. Результуюча матриця виводиться в оптичному вигляді для візуалізації максимумів кореляційного рельєфу. Запропоновано дві реалізаційні моделі блока кореляції. Перша модель містить АЦП, кореляційну матрицю та матрицю світлодіодів. Друга модель містить матрицю ВВЛ, матрицю мікролінз та матрицю смарт-пікселів. Виконано узгодження основних параметрів вузлів для обох варіантів.

Ключові слова: оптоелектронний корелятор, бінарне зображення, тороїдальна топологія зв'язків, взамокореляційна функція.

Аннотация. В статье рассмотрен вариант оптоэлектронного матричного коррелятора, базовым узлом которого является блок корреляции. В структуре коррелятора входной массив бинарных данных представлен матрицей оптических сигналов, а корреляционная обработка выполняется в цифровом виде. Результирующая матрица выводится в оптическом виде для визуализации максимумов корреляционного рельефа. Предложено две реализационные модели блока корреляции. Первая модель содержит АЦП, корреляционную матрицу и матрицу светодиодов. Вторая модель содержит матрицу ВВЛ, матрицу микролинз и матрицу смарт-пикселей. Выполнено согласование основных параметров узлов для обоих вариантов.

Ключевые слова: оптоэлектронный коррелятор, бинарное изображение, тороидальная топология связей, взаимокорреляционная функция.

Abstract. In the article the variant of the optoelectronic matrix correlator, whose basic node is the correlation unit, is considered. In the correlator structure, the input array of binary data is represented by an optical signal matrix, and the correlation processing is performed in a digital form. The resultant matrix is displayed in an optical form for visualizing the maxima of the correlation relief. Two realization models of the correlation unit are proposed. The first model contains an ADC, a correlation matrix, and a matrix of LEDs. The second model contains the matrix of VLL, the matrix of microlenses and the matrix of smart pixels. The coordination of the main parameters of the nodes for both variants is accomplished.

Key words: Optoelectronic correlator, binary image, toroidal topology of links, cross-correlation function.

Вступ

Необхідність обробки зображення в реальному часі потребує потужних паралельних обчислювальних засобів [1, 2]. Зокрема це стосується кореляційного аналізу зображень, де необхідно визначити параметри рельєфу кореляційної функції [3, 4]. При цьому найбільш прийнятними є матричні обчислювачі (корелятори), оскільки вони натуральним чином відповідають природі двовимірних зображень [1, 2].

Актуальність

Для ефективності процесу кореляційної обробки зображень у матричному кореляторі необхідно, в першу чергу, дотримуватись просторового паралелізму обчислень по всьому полю зображення, в подруге, мати можливість паралельного введення матриці даних і візуалізації результатів обробки, тобто визначених максимумів кореляційного рельєфу [5, 6]. Все це відкриває широкі можливості для реалізації таких складних алгоритмів, як кореляція двовимірних зображень із використанням оптоелектронної елементної бази [7 – 9]. Значний ефект при цьому можна досягти за рахунок суміщення електронної (цифрової) обробки інформації у матрицях і дво- та тривимірною оптичного зв'язку між цими матрицями [10].

Мета

Метою даної роботи є аналіз та вдосконалення реалізаційних моделей оптоелектронного корелятора.

Постановка задачі

В якості базової моделі оптоелектронного корелятора обрано його матричний варіант [11, 12]. При цьому у схемі корелятора враховано, що вхідний масив бінарних даних у вигляді матриці вводиться оптично, кореляційна обробка виконується у цифровому вигляді, а результуюча матриця виводиться для візуалізації максимумів кореляційного рельєфу в оптичному вигляді.

Базовим вузлом оптоелектронного корелятора є матриця обчислювальних комірок $1.i.j$ (де $i = 1, 2, \dots, N$; $j = 1, 2, \dots, M$), яка зображена на рис. 1, а структуру обчислювальної комірки $1.i.j$ показано на рис. 2.

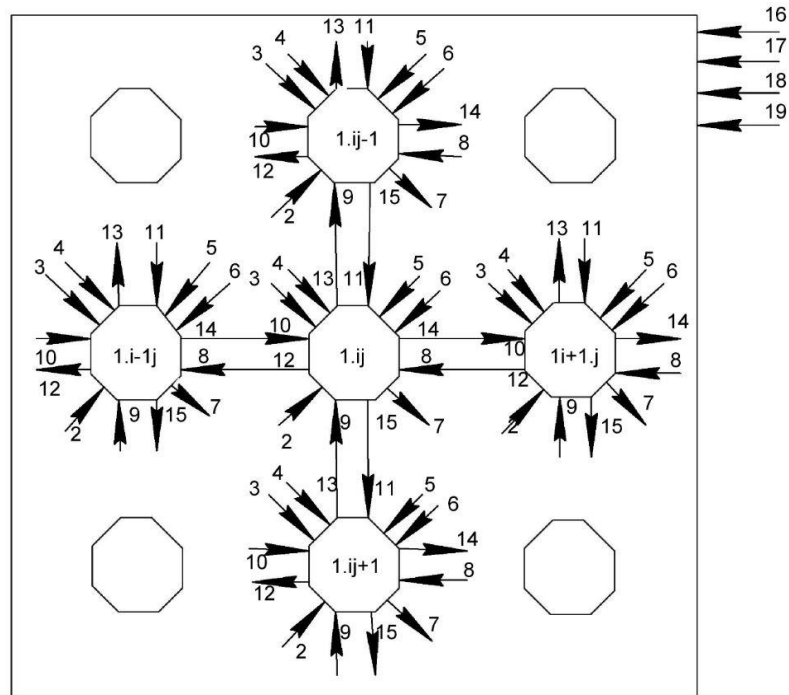


Рисунок 1 – Структурна схема кореляційної матриці

Кожна з обчислювальних комірок 1.i,j (рис.1, 2) містить адресні входи 2, синхровхід 3, вхід 4 початкового встановлення, вхід 5 еталонного сигналу, оптичний вхід 6, оптичний вихід 7, інформаційні входи 8 – 11, інформаційні виходи 12 – 15, а кореляційна матриця містить керуючі шини 16 – 18, вхід 19 еталонного сигналу [11, 12]. Використання матриці обчислювальних комірок 1.i,j. для визначення кореляційних коефіцієнтів дозволяє знайти координати центра еталонного зображення на полі поточного зображення. Крім того, оптичні виходи 7 комірок 1.i,j матриці дозволяють отримати візуалізацію результатів кореляційної обробки [5, 6].

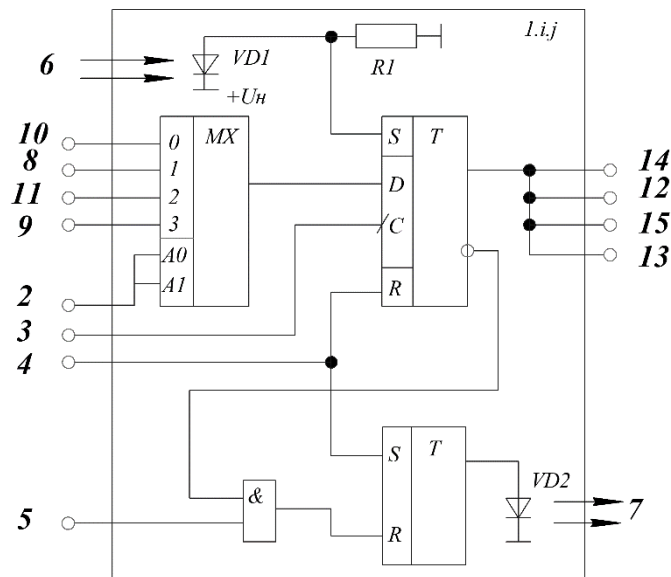


Рисунок 2 – Схема обчислювальної комірки

Кожна обчислювальна комірка (рис. 2) складається із RS- і D-тригерів, мультиплектора MX, логічного елемента І, резистора R1, фотодіода VD1 і світлодіода VD2.

У роботі [8] наведено приклад реалізації кореляційної матриці з чотирьох обчислювальних комірок (2x2) на мікросхемах КМОП-технології серії K561, які сумісні з напівпровідниковими оптоелек-

тронними приладами [13, 14]. В результаті було отримано такі параметри: час обробки вхідного сигналу однією коміркою – 1840 нс; час зсуву сигналу через комірку – 550 нс; потужність споживання схеми з 4-х комірок – 1,36 Вт; розміри друкованої плати схеми розміром 2x2 комірки – 8,3 x 9,2 см² [8]. Аналізуючи ці дані, можна відмітити, що реалізована кореляційна матриця за схемою (рис. 2) має такі незадовільні параметри, як великий розмір та малу роздільну здатність.

Варіанти реалізації блока кореляційної обробки у складі оптоелектронного корелятора

На рис. 3 наведено структуру оптоелектронного корелятора, що містить кореляційну матрицю 1, блок керування 2, пам'ять еталонів 3, аналогово-цифровий перетворювач (АЦП) 4, матрицю світлодіодів 5. Сигнал у вигляді оптичного поточного зображення 6 потрапляє на вхід АЦП 4, де відбувається перетворення у бінарне зображення 9, яке поступає на вхід кореляційної матриці 1, де порівнюється із еталонним зображенням 7, формуючи матрицю кореляційного рельєфу 10. В результаті обробки масиву даних формується оптичний двовимірний кореляційний рельєф 8 взаємно-кореляційної функції (ВКФ), де одиничні значення ВКФ вказують на місцезнаходження центрів еталона G на поточному бінарному зображенні F через використання нормалізації кореляційного рельєфу [5].

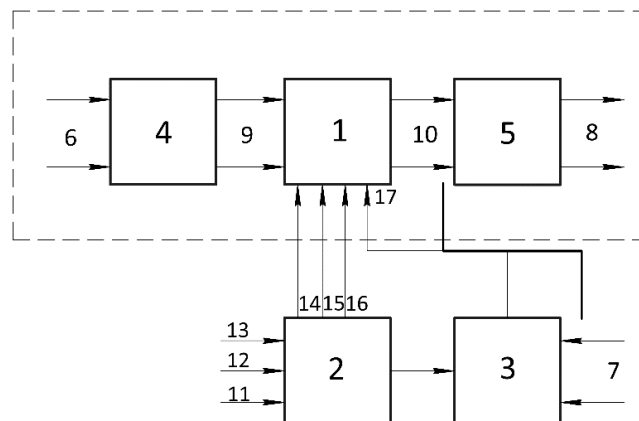


Рисунок 3 – Оптоелектронний корелятор

Блок керування має синхровхід 11, адресний вхід 12, вхід початкового встановлення 13, керуючі шини 14-16, а кореляційна матриця 1 має вхід еталонного сигналу 17 з виходу пам'яті еталонів 3. Базовим блоком оптоелектронного корелятора є блок кореляції, виділений пунктиром на рис. 3, що містить АЦП 4, кореляційну матрицю 1 та матрицю світлодіодів 5.

Розглянемо перший варіант реалізації блока кореляції (рис. 4), який містить АЦП, що отримує на вхід оптичне зображення та після обробки передає цифрове зображення на кореляційну цифрову матрицю, в якій відбувається порівняння двох масивів зображень для визначення максимумів і результатом обробки є бінарна матриця, що поступає на матрицю світлодіодів для візуалізації результату. Таким чином, зі складу обчислювальної комірки (рис. 2) видалено фотодіод VD1 і світлодіод VD2, а функціонально обчислювальна комірка виконує цифрову обробку бінарних сигналів. При цьому можна виділити дві функціонально незалежні частини у складі обчислювальної комірки (рис. 2): а) транзитну частину з мультиплексором МХ і D-тригером; б) обчислювальну частину з RS-тригером та логічним елементом І.

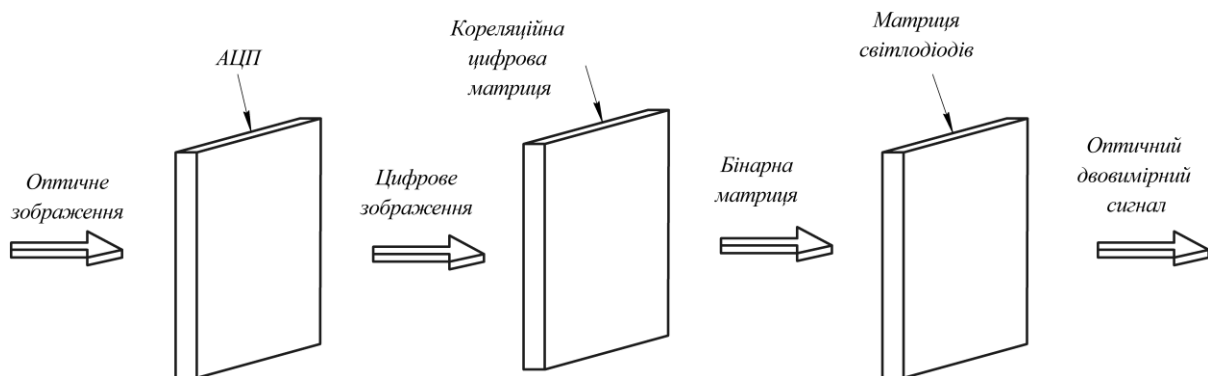


Рисунок 4 – Блок кореляції із використанням матриці світлодіодів

Другим варіантом є реалізація блока кореляції на основі матриці смарт-пікселів (рис. 5) [10]. Окремий смарт-піксель представляє собою фрагмент інтегральної схеми (ІС), в якій об'єднані пристрої введення/виведення оптичної інформації та електронна схема, необхідна для обробки цієї інформації. Складність електронної схеми може у значній мірі змінюватися – від одного або двох транзисторів у простих схемах, що забезпечують формування та підсилення сигналу, до декількох тисяч транзисторів в пристроях, які виконують складну обробку інформації, наприклад, обробку в системах із асинхронною передачею даних [10].

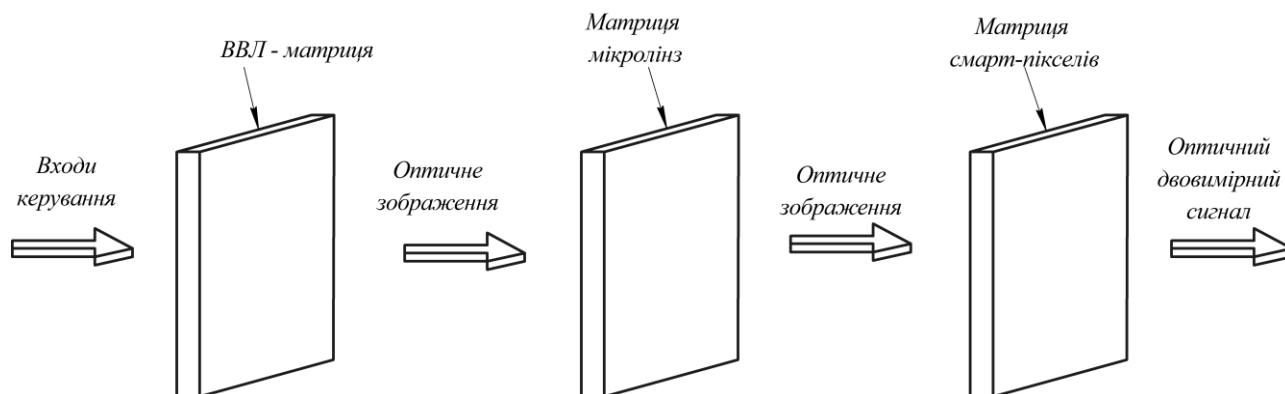


Рисунок 5 – Блок кореляції із використанням матриці смарт-пікселів

Для реалізації другого варіанту можна вибрати такі узгоджені оптоелектронні вузли, як матрицю вертикально-випромінюючих лазерів (ВВЛ), що передає оптичний сигнал на матрицю мікролінз, яка, у свою чергу, фокусує оптичний сигнал для подання його на матрицю смарт-пікселів (рис. 5).

Рекомендації з реалізації блока кореляції

Основною проблемою при узгодженні параметрів кореляційної матриці та матриці світлодіодів у першому варіанті реалізації блока кореляції (рис. 4) є необхідність паралельного виведення виходів всіх розміщених у кореляційній матриці комірок для з'єднання з входами елементів матриці світлодіодів. Отже, в разі використання мікросхеми ПЛІС необхідно, в першу чергу, узгодити кількість з'єднань між цими двома матрицями. Враховуючи незначну складність обчислювальних комірок (рис. 2), було обрано мікросхеми ПЛІС серії FLEX10K фірми Altera [15], основні параметри яких наведено у табл. 1. Кількість виведення цієї мікросхеми обумовлює використання кореляційної матриці розмірністю 8x8 комірок і відповідну розмірність матриці світлодіодів (табл. 2) [16].

Для узгодження базових матриць блока кореляції за другим варіантом реалізації (рис. 5) було обрано матрицю ВВЛ розмірністю 8x8 (табл. 3) [17], матрицю мікролінз розмірністю 12x12 мм² (табл. 4) [17] та матрицю смарт-піксель розмірністю 8x8 (табл. 5) [18].

Таблиця 1 – Основні параметри ПЛІС

Параметри	Сімейство					
	Classic	MAX5000	MAX7000	MAX9000	FLEX8000A	FLEX10K
Логічна ємність	300-900	600-3750	600-5000	6000-12000	2500-16000	10000-100000
Наявність внутрішньої пам'ять	-	-	-	-	-	6-24 Кбіт
Кількість виведень користувача	22-64	24-84	36-164	59-216	68-208	59-406
Технологія	EPROM	EPROM	EEPROM	EEPROM	SRAM	SRAM

Таблиця 2 – Основні параметри матриць світлодіодів

Розмірність матриці	Прямий струм I_F (мА)	Робоча напруга V_R (В)	Розсіювальна потужність P_D (мВт)	Робоча температура T_{opr} (°C)	Довжина хвилі λ (нм)
5x10	35	–	6,8	-45 ~ +85	YAG:Ce 530-580
8x8	25	1,8-2,5	6	-45 ~ +60	589
16x16	30	3-3,6	~8	-45 ~ +85	620-625

Таблиця 3 – Основні параметри лазерних матриць

Кількість лазерів в матриці	Спосіб адресації	Пороговий струм I_{th} (мА)	Порогова напруга U_{th} (В)	Потужність P_{max} (мВт)	Квантова ефективність η (%)	Довжина хвилі λ (нм)	Технологія
10x10	IA	14.0±2.3	–	~2.1	–	984.1-978.5	МВЕ
32x32	МА	6.8±1.2	4.4±0.6	–	8±2.4	3 КЯ $In_{0.2}Ga_{0.8}As$	МВЕ
10x10	МА	3.72±0.22	3.26±1.1	~4.08	–	~850	МВЕ
8x8	IA	6±2	-	~7	8±2	3 КЯ $In_{0.2}Ga_{0.8}As$	МВЕ
8X8	IA	3.39±0.11	~2.5	~1.1	~14	850.93±0.28	МОСVD
8X8	IA	1.6±0.3	2.3	~4.2	~22	855	МОСVD

Примітка: IA – індивідуальна адресація; МА – матрична адресація; КЯ – квантові ями; МВЕ – молекулярно-пучкова епітаксія; МОСVD – металоорганічний хімічний осад з газової фази.

Таблиця 4 – Основні параметри матриць мікролінз

Ефективна фокусна відстань (мм) 248 nm, 532 nm, 1064 nm,	Крок (мм)	Розмір (мм ²)	Показник заломлення 248 nm, 532 nm, 1064 nm,	Числова апертура 248 nm, 532 nm, 1064 nm,
4.23 ± 0.13 – 61.6 ± 1.8, 4.67 ± 0.14 – 67.9 ± 2.0, 4.78 ± 0.14 – 69.6 ± 2.1	0.5	12x12	1.509, 1.461, 1.449	0.0591 – 0.0041, 0.0535 – 0.0037, 0.0523 – 0.0036
8.55 ± 0.26 – 206.5 ± 6.2, 9.44 ± 0.28 – 227.9 ± 6.8, 9.67 ± 0.29 – 233.5 ± 7.0	0.8	20x20	1.509, 1.461, 1.449	0.0468 – 0.0019, 0.0424 – 0.0018, 0.0414 – 0.0017

5.88 ± 0.18 – (-)98.3 ± 2.9, 6.49 ± 0.19 – (-)108.5 ± 3.3, 6.65 ± 0.20 – (-)11.2 ± 3.3	1.3	35x35	1.509, 1.461, 1.449	0.1105 – 0.0066, 0.1002 – 0.0060, 0.0977 – 0.0059
--	-----	-------	---------------------------	---

Таблиця 5 – Основні параметри матриць смарт-пікселів

Швидкість передачі (Мбіт/с)	Діапазон передачі	Тип освітлення	Приймач діафрагми	Кут падіння світла	Розмірність (мм)	Оптичний шум (dB)	Піковий струм (nA)
5	3 км	Сонячний	15 мм	45 °	16x16	34	9.7
1	500 км	Сонячний	20 см	5 °	16x16	24	2.7
5	10 м	Офісний	10 мм	90 °	8x8	23	3.1
100	10 м	Офісний	10 мм	90 °	8x8	24	49

Крім розмірності ці матриці узгоджуються за такими параметрами, як кут падіння променя на фотоелемент смарт-пікселя, швидкість передачі даних, фокусна відстань матриці мікролінз та потужність матриці ВВЛ.

Висновки

1. Обґрунтовано вибір для дослідження оптикоелектронного матричного корелятора, оскільки він по своїй структурі, по-перше, відповідає природі двовимірних зображень, по-друге, забезпечує паралельну обробку пікселів зображення, по-третє, дає можливість візуально відобразити результат кореляційної обробки зображень.

2. Вдосконалено схему обчислювальних комірок кореляційної матриці та запропоновано два варіанти реалізації блока кореляції з врахуванням цифрової обробки та подальшого паралельного виведення результату обробки в оптичному вигляді.

3. Вибір та узгодження основних параметрів базових матриць для першого та другого варіантів реалізації блока кореляції у складі оптикоелектронного корелятора дозволяє розробити макети з їх подальшим дослідженням.

СПИСОК ЛІТЕРАТУРИ

1. Очин В. Е. Вычислительные системы обработки изображений / В. Е. Очин. – Л.: Энергоатомиздат, 1989. – 163 с. – ISBN5-283-04394-0.
2. Кун С. Матричные процессоры на СБИС / С. Кун: пер. с англ. – М.: Мир, 1991. – 672 с. – ISBN 5-03-001857-3.
3. Прэрт У. Цифровая обработка изображений / У. Прэрт: пер. с англ. – Кн. 2. – М.: Мир, 1982. – 480 с.
4. Алтатов Б. А. Методы автоматического обнаружения и сопровождения объектов. Обработка изображений и управление / Б.А. Алтатов, П. В. Бабаян, О. Е. Балашов, А. И. Степашкин. – М.: Радиотехника, 2008. – 176 с.
5. Мартинюк Т. Б. Нормалізована кореляційна обробка двовимірних зображень / Т. Б. Мартинюк, А. В. Кожем'яко, І. Ю. Видмиш, Д. О. Шаромов // Інформаційні технології та комп'ютерна інженерія. – 2016. – №2. – С. 44-50 – ISSN 1999 – 9941.
6. Мартинюк Т. Б. Реалізація кореляційної обробки на матричних структурах / Т. Б. Мартинюк, А. В. Кожем'яко, М. А. Хомчук // Вісник Вінницького політехнічного інституту. – 1997. – №3. – С. 33-37. – ISSN 1997 – 9266.
7. Козик В. И. Обработка изображений с использованием видеопроцессора и светодиодного коррелятора / В. И. Козик, Е. С. Нежевенко, Ю. А. Попов, О. И. Потатуркин, В. Г. Сутягин // Автометрия. – 1985. - №3. – С. 53-58.
8. Мартинюк Т. Б. Особливості реалізації оптикоелектронного матричного корелятора / Т. Б. Мартинюк, Г. Л. Лисенко, А. В. Кожем'яко, М. І. Громадський // Наука і освіта 2004: VII Міжнар. науково-практ. конф., матеріали. Т. 72. Сучасні інформаційні технології. – Дніпропетровськ: Наука і освіта, 2004. – С. 14-17.
9. Martyniuk T. B., Kozhemiako A. V., Kobzarenko R. L. Gromadskyu M. I. Optoelectronic matrix correlator // 6-th International Young Scientists Conference. Problems and Optics and High Technology Material Science SPO 2005. Scientific works. Kyiv, 2005, p. 174.

10. Захаров С. М. Оптоэлектронные интегральные схемы с применением полупроводниковых вертикально излучающих лазеров / С. М. Захаров, В. Б. Фёдоров, В. В. Цветков // Квантовая электроника. – 1999. – №3. – С. 189-206.
 11. А.с. 1674154 СССР. МКИ⁵ G06F 15/336. Коррелятор / В. П. Кожемяко, В. Б. Гайда, Ю. Ф. Кутаев, Т. Б. Мартынюк (СССР). – №4709817/24; заявл. 26.06.89; опубл. 30.08.91, Бюл. №32.
 12. А.с. 1730640 СССР. МКИ⁵ G06F 15/336. Коррелятор / В. П. Кожемяко, Ю. Ф. Кутаев, В. Б. Гайда, Т. Б. Мартынюк (СССР). – №4829498/24; заявл. 28.05.90; опубл. 30.04.92, Бюл. №16.
 13. Иванов В.И. Полупроводниковые оптоэлектронные приборы / В.И. Иванов, А.И. Аксенов, А.М. Юшин. – М.: Энергоиздат, 1983. – 235с.
 14. Ушаков Н.В. Фотоэлектрические полупроводниковые приёмники излучения и фотоприёмные устройства / Н.В. Ушаков. – М.: Энергоиздат, 1991. – 100с.
 15. Антонов А.П. Обзор элементной базы фирмы ALTERA / А.П. Антонов, В.Ф. Мелехин, А.С. Филиппов. – С.-Пб.: Издательский дом «Файнстрит», 1997. – 143 с. – ISBN 5-900953-04-1.
 16. Матриця світлодіодів [Електронний ресурс]. – Режим доступу: <http://uaeducation.com/4-79057-matricya-svitlodiodiv.html>
 17. Решётки микролинз [Електронний ресурс]. – Режим доступу: <https://www.limo.de/ru/products-and-solutions/mikrooptik/mikrolinsenarrays>
 18. Smart-pixels array [Електронний ресурс]. – Режим доступу: <https://en.scribd.com/document/259757510/Smart-pixel-arrays-pdf>
- Стаття надійшла:

Відомості про авторів

Мартинюк Тетяна Борисівна – д.т.н., професор, професор кафедри ОТ, службовий тел. 24-50

Кожем'яко Андрій Вікторович – к.т.н., доцент, доцент кафедри ЛОТ, службовий тел. 21-25

Тарновський Микола Геннадійович – к.т.н., доцент, доцент кафедри ЛОТ, службовий тел. 21-25

Шаромов Дмитро Олександрович – студент 5-го курсу факультету КСА