

КОМП'ЮТЕРНІ СИСТЕМИ ТА КОМПОНЕНТИ

УДК 621.316

О.Д. Азаров, Є.С. Генеральницький

ВИСОКОЛІНІЙНІ БАЛАНСНІ ДВОТАКТНІ ПІДСИЛЮВАЧІ ПОСТІЙНОГО СТРУМУ ІЗ НИЗКОЮ ПОХИБКОЮ ЗСУВУ НУЛЯ

Вінницький національний технічний університет, Вінниця

Анотація. Відомо, що двотактні підсилювачі постійного струму (ДППС), як правило мають високу лінійність передатної характеристики, широку смугу пропускання (сотні МГц та одиниці ГГц) на рівні одиничного підсилення та значну швидкість зміння вихідної наруги (не нижче тисяч вольт на мікросекунду). Серійні моделі таких інтегральних ДППС випускаються фірмами Analog Devices, Texas Instruments, Linear Technology, National Semiconductor та іншими. Завдяки наявності зазначених характеристик ДППС широко використовуються в перетворювачах струм-напруга, струм-струм, АЦП, ЦАП, системах прямого цифрового синтезу та багатоканальних цифрових системах опрацювання й ресстрування аналогових сигналів.

Незважаючи на високі вказані статичні й динамічні характеристики ДППС, побудовані на біполярних транзисторах, мають істотну адитивну похибку у вигляді вхідного струму зсуву нуля на рівні сотен нА й одиниць мкА. Часто - густо це може погіршити статичні параметри вказаних пристроїв і систем. При появі вхідного струму зсуву нуля $I_{C3.0}$ є базові струми біполярних транзисторів у вхідних каскадах підсилювачів. Для зменшення їх впливу в однокітних підсилювачах струму застосовують деякі спеціальні схемні методи. Які дозволяють на порядок зменшити вхідний струм зсуву нуля диференційного каскаду, не погіршуючи напругу зсуву або швидкодію.

Для зменшення вхідного струму зсуву нуля у ДППС було запропоновано застосовувати компенсацію базових струмів у вхідних каскадах, а також будувати вхідні каскади на складених транзисторах Шиклаї, що дасть змогу значно покращити точність роботи схеми загалом.

Ключові слова: Двотактний підсилювач постійного струму (ДППС), похибка лінійності передатної характеристики (ПЛПХ), струм зсуву нуля, відбивач струму, блок балансування підсилення струмів.

Аннотация. Известно, что двухтактные усилители постоянного тока (ДУПТ), как правило, имеют высокую линейность передаточной характеристики, широкую полосу пропускания (сотни МГц и единицы ГГц) на уровне единичного усиления и значительную скорость изменения выходного напряжения (не ниже тысяч вольт на микросекунду). Серийные модели таких интегральных ДУПТ выпускаются фирмами Analog Devices, Texas Instruments, Linear Technology, National Semiconductor и другими. Благодаря наличию указанных характеристик ДУПТ широко используются в преобразователях ток-напряжение, ток-ток, АЦП, ЦАП, системах прямого цифрового синтеза и многоканальных цифровых системах обработки и регистрации аналоговых сигналов.

Несмотря на высокие указанные статические и динамические характеристики ДУПТ, построенные на биполярных транзисторах, имеющих существенное аддитивное погрешность в виде входного тока смещения нуля на уровне сотен нА и единиц мкА. Часто это может ухудшить статические параметры указанных устройств и систем. При появлении входного тока смещения нуля $I_{C3.0}$ есть базовые токи биполярных транзисторов во входных каскадах усилителей. Для уменьшения их влияния в однокітним усилителях тока применяют некоторые специальные схемные методы. Которые позволяют на порядок уменьшить входной ток смещения нуля дифференциального каскада, не ухудшая напряжение смещения или быстродействие.

Для уменьшения входного тока смещения нуля в ДППС было предложено применять компенсацию базовых токов во входных каскадах, а также строить входные каскады на составных транзисторах Шиклаи, что позволит значительно улучшить точность работы схемы в целом.

Ключевые слова: Двухтактный усилитель постоянного тока (ДУПТ), погрешность линейности передаточной характеристики (ПЛПХ), ток смещения нуля, отражатель тока, блок балансировки усиления токов.

Annotation. It is known that push-pull DC amplifiers (PPDA), as a rule, have a high linearity of the transfer characteristic, a wide passband (hundreds of MHz and GHz units) at the level of unity gain, and a significant rate of change in the output voltage (at least thousands of volts per microsecond). Serial models of such integrated PPDA are produced by Analog Devices, Texas Instruments, Linear Technology, National Semiconductor and others. Due to the presence of these characteristics, PPDA are widely used in current-voltage, current-current, ADC, DAC, direct digital synthesis systems and multi-channel digital systems for processing and recording analog signals.

Despite the high indicated static and dynamic characteristics of the PPDA built on bipolar transistors, which have a significant additive error in the form of an input zero bias current of hundreds of nA and μ A units. Often this can degrade the static parameters of these devices and systems. When the input zero bias current appears, there are basic currents of bipolar transistors in the input stages of the amplifiers. To reduce their influence in single-cycle current amplifiers, some special circuit methods are used. Which allow an order of magnitude to reduce the input zero bias current of the differential stage without affecting the bias voltage or speed.

To reduce the input zero bias current in the PPDA, it was proposed to apply basic current compensation in the input stages, as well as to build the input stages on Shiklai composite transistors, which will significantly improve the accuracy of the circuit as a whole.

Keywords: Two-stroke DC amplifier (PPDA), linearity error of the transfer characteristic (LETC), zero bias current, current reflector, current amplification balancing unit.

DOI: <https://doi.org/10.31649/1999-9941-2020-47-1-22-31>.

Вступ

Двотактні підсилювачі постійного струму (ДППС), як правило мають високу лінійність передатної характеристики, широку смугу пропускання (сотні МГц та одиниці ГГц) на рівні одиничного підсилення та значну швидкість зміння вихідної наруги (не нижче тисяч вольт на мікросекунду). Серійні моделі

таких інтегральних ДППС випускаються фірмами Analog Devices, Texas Instruments, Linear Technology, National Semiconductor та іншими [1, 2, 3, 4]. Завдяки наявності зазначених характеристик ДППС широко використовуються в перетворювачах струм-напруга, струм-струм, АЦП, ЦАП, системах прямого цифрового синтезу та багатоканальних цифрових системах опрацювання й реєстрування аналогових сигналів.

Актуальність

Незважаючи на високі вказані статичні й динамічні характеристики ДППС, побудовані на біполярних транзисторах, мають істотну адитивну похибку у вигляді вхідного струму зсуву нуля на рівні сотен нА й одиниць мкА. Часто - густо це може погіршити статичні параметри вказаних пристроїв і систем. При появі вхідного струму зсуву нуля $I_{зс.0}$ є базові струми біполярних транзисторів у вхідних каскадах підсилювачів. Для зменшення їх впливу в одноканальних підсилювачах струму застосовують деякі спеціальні схемні методи [5]. Які дозволяють на порядок зменшити вхідний струм зсуву нуля диференційного каскаду, не погіршуючи напругу зсуву або швидкодію. Водночас використання таких методів у ДППС є недоцільним, оскільки вони ускладнюють схему і як правило збільшують вхідний опір, що в підсилювачах струму зменшує глибину зворотного зв'язку і дещо погіршує як статичні так і динамічні характеристики.

Автори пропонують для зменшення вхідного струму зсуву нуля у ДППС застосовувати компенсацію базових струмів у вхідних каскадах, а також будувати вхідні каскади на складених транзисторах Шиклаї. Проте вказані підходи є новими й оригінальними. Вони недостатньо розглянуті в науково технічній літературі, тому публікація цієї статті є актуальною

Мета досліджень - підвищення точності функціонування балансного двотактного підсилювача постійного струму за рахунок зменшення вхідного струму зсуву нуля.

Задачі досліджень:

запропонувати й проаналізувати два підходи щодо зменшення вхідного струму зсуву нуля $I_{зс.0}$:

- а) шляхом автокомпенсації базових струмів транзисторів вхідного каскаду ДППС струмами протилежних напрямків, сформованими внутрішніми генераторами;
 - б) розглянути побудову вхідних каскадів на складених транзисторах Шиклаї;
- скласти математичні моделі $I_{зс.0}$ для вказаних двох підходів;
- здійснити комп'ютерне моделювання підсумкових значень $I_{зс.0}$, отриманих із застосуванням вказаних підходів;
- порівняти отриманні результати й надати практичні рекомендації щодо застосування розглянутих ДППС у перетворювачах струм-напруга, струм – струм та інших.

Розв'язання задач досліджень

Вхідним сигналом підсилювача струму є струм, при чому у всіх каскадах схеми (за винятком вихідного) всі операції здійснюються саме над струмами. Це дає можливість схематично мінімізувати природи напруг на паразитних ємностях і досягти високої швидкодії, зокрема, широкої смуги пропускання на рівні одиничного підсилення. Побудова підсилювача за двотактною структурою дозволяє до того ж забезпечити максимальну лінійність передатної характеристики. Функціональну схему ДППС зображень на рисунку 1.

Вона містить: вхідний двотактний каскад (Вх. ДК), $I_{р1}$, $I_{р2}$ - генератори робочих струмів, відбивачі струму (ВС1, ВС2), блок балансування - підсилення струмів (ББПС), відбивачі струму (ВС3, ВС4), а також вихідний каскад (Вих. ДК).

Схема реалізує режим перетворення струм-напруга у вигляді $U_{вих} = I_{вх} \cdot R_{м}$, де: $I_{вх}$ - вхідний струм; $R_{м}$ - масштабний резистор, який задає діапазон змінення вихідної напруги; $R_{н}$ - резистор навантаження; $I_{н}$ - струм навантаження; $I_{зз}$ - струм зворотнього зв'язку.

Працює ДППС таким чином. Вхідний струм $I_{вх}$ розщиплюється на складові I' , \bar{I}' та I'' , \bar{I}'' . Далі I' і I'' , що крім робочих містять і сигнальні складові $\Delta I'$ і $\Delta I''$ через відбивачі ВС1 і ВС2 подаються на робочі входи ББПС.

На сигнальні входи цього блока поступають також інверсні струми \bar{I}' і \bar{I}'' . Із виходів ББПС підсилені і збалансовані струми складові $I'_{бл}$, $\bar{I}'_{бл}$ та $I''_{бл}$, $\bar{I}''_{бл}$ подаються на прямі й інверсні входи ВС3 і ВС4. Вихідні струми цих відбивачів далі поступають на входи Вих. ДК, підсилюються і формують складові $I_{вих}$, як розщиплюються на $I_{зз}$ і протікає в контур зворотнього зв'язку, а також на $I_{н}$, що подається на опір навантаження $R_{н}$.

Розглянемо окремо вхідні каскади ДППС, оскільки саме від них залежить значення $I_{зс.0}$. На рисунку 2 наведено схеми Вх. ДК зі зменшеним $I_{зс.0}$. Причому, перший підхід, що реалізує автокомпенсацію базових струмів n-p-n і p-n-p транзисторів продемонстровано на рисунку 2а).

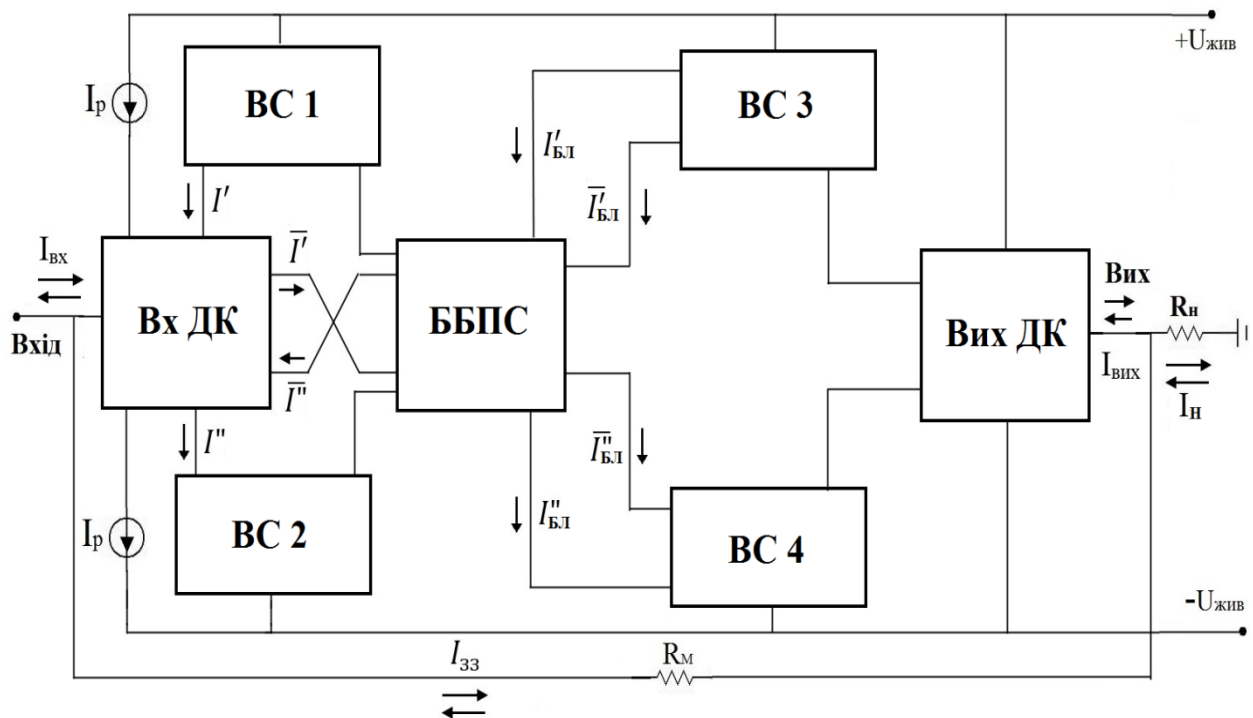


Рисунок 1. Функціональна схема двотактного балансного підсилювача постійного струму

Цю схему побудовано у вигляді двотактної комплементарної структури відбивачів струму Вілсона, відповідно на транзисторах Т1-Т4, транзисторах регуляторах Т11,Т16, транзисторах давачах Т12, Т15. Саме остання пара підсилює вхідний струм $I_{вх}$ і формує вхідний різницевий базовий струм, а саме $\Delta I_B = I_{БР} \cdot I_{БП}$.

Для заданого рівня I_P маємо:

$$\Delta I_B = I_P \cdot \left(\frac{1}{\beta_{p-n-p}} - \frac{1}{\beta_{n-p-n}} \right),$$

де β_{p-n-p} і β_{n-p-n} - базовий струми, відповідно, p-n-p і n-p-n транзисторів.

У випадку застосування інтегральних малопотужних транзисторів типу pnp — NUHFARRY, npn — PUHFARRY при $I_P = 1\text{мА}$ маємо $\beta_{p-n-p} \approx 60$, $\beta_{n-p-n} \approx 100$. Таким чином $\Delta I_B \approx 40\text{мкА}$, що дає істотну похибку зсуву нуля. $I_{зс.0}$ може бути зменшено шляхом його компенсації, якщо згенерувати струм $\Delta I_{БК}$ близький за значенням ΔI_B , але протилежного напрямку і підключити його до входу ДППС. Для цього колектори транзисторів Т2 і Т3 підключено до емітерів Т5 і Т6. При цьому базові струми цих транзисторів мають значення близькі до базових струмів Т13 і Т14.

Оскільки бази Т5 і Т6 під'єднано до відбивачів струму на транзисторах Т7, Т9 і Т8, Т10, відповідно, то різниця $\Delta I_K = I_{K9} - I_{K10} \approx I_{Б13} - I_{Б14}$. Точність цієї рівності істотно залежить від припасування параметрів інтегральних транзисторів в інтегральній схемі [6]. Орієнтуючись на дані наведені в [7, 8, 9] можна стверджувати, що $I_{зс.0}$ буде зменшено, як мінімум у 20 разів. Треба також додати, що робочі точки Т2, Т3 і Т13, Т14 особливо по колекторному струму повинні бути максимально наближенні, що забезпечується конфігурацією ДППС. Комп'ютерне моделювання характеристик цього вхідного каскаду за допомогою інтегрованого пакету Micro-CAP 12 показало, що вхідний струм зсуву нуля за умов компенсації дорівнює $I_{зс.0} = 111.6\text{нА}$.

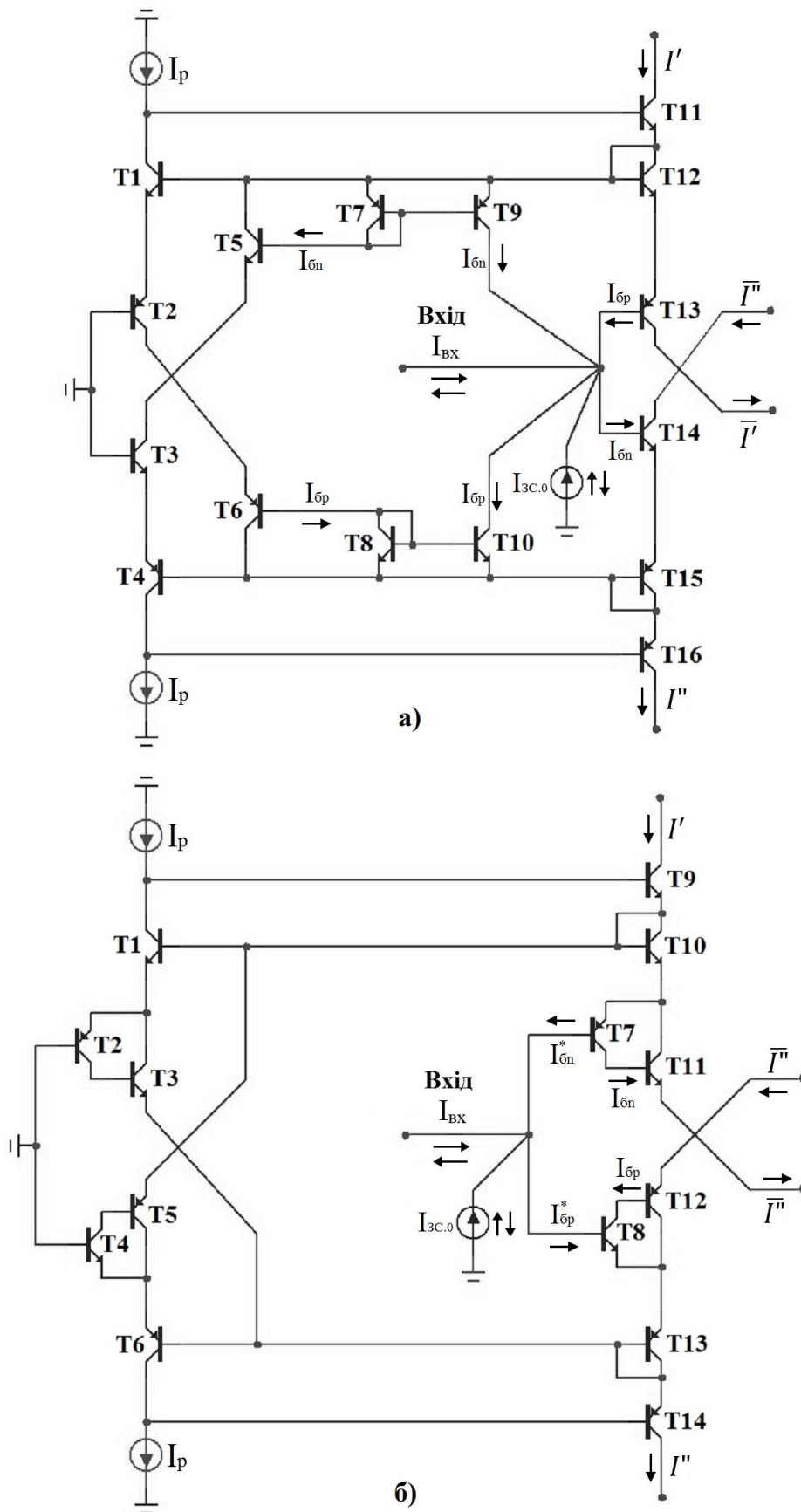


Рисунок 2 - Вхідні каскади ДППС із низькими струмами $I_{зс.0}$: а) на генераторах компенсуючих струмів; б) на складених транзисторах Шиклаї.

Оцінимо вхідний малосигнальний опір схеми $R_{ВХ}$ Вх. ДК. Якщо компенсацію відключено, то $R_{ВХ}$ дорівнює паралельному з'єднанню вхідних опорів Т13 і Т14. $R_{ex} = R_{ex}(Т13) \parallel R_{ex}(Т14)$, Відомо, що для інтегральної зарядової моделі Гумеля - Пуна вхідний опір гібридної схеми загальний емітер дорівнює [4]:

$$R_{ex.ze} = R_{\sigma} + \beta R_e + R_e(1 + \beta),$$

де: R_{σ} , R_e - малосигнальні опори бази й емітера; β - коефіцієнт передачі струму; R_e - опір зовнішнього емітерного резистора. Слід зазначити, що в ролі емітерного навантаження виступають діоди на базі транзисторів Т12 і Т15. Опір цих діодів дорівнює:

$$R_D = \frac{\Phi_T}{I_D},$$

де Φ_T - термопотенціал, I_D - струм через діод. Таким чином для n-p-n і p-n-p транзистора маємо:

$$R_{ex.n-p-n} = R_{\sigma_{n-p-n}} + \beta_{n-p-n} \cdot R_e + R_D(1 + \beta_{n-p-n}),$$

$$R_{ex.p-n-p} = R_{\sigma_{p-n-p}} + \beta_{p-n-p} \cdot R_e + R_D(1 + \beta_{p-n-p}),$$

За умови об'єднання баз Т13 і Т14 вхідний опір дорівнює:

$$R_{ex} = \frac{\left[R_{\sigma_{n-p-n}} + \beta_{n-p-n} \cdot R_e + R_D(1 + \beta_{n-p-n}) \right] \cdot \left[R_{\sigma_{p-n-p}} + \beta_{p-n-p} \cdot R_e + R_D(1 + \beta_{p-n-p}) \right]}{R_{\sigma_{n-p-n}} + \beta_{n-p-n} \cdot R_e + R_D(1 + \beta_{n-p-n}) + R_{\sigma_{p-n-p}} + \beta_{p-n-p} \cdot R_e + R_D(1 + \beta_{p-n-p})},$$

Беручи до уваги що $R_e \approx R_D$, а $\beta \approx (1 + \beta)$ остаточно маємо:

$$R_{ex} = \frac{(R_{\sigma_{n-p-n}} + 2R_e \cdot \beta_{n-p-n}) \cdot (R_{\sigma_{p-n-p}} + 2R_e \cdot \beta_{p-n-p})}{R_{\sigma_{n-p-n}} + R_{\sigma_{p-n-p}} + 2R_e \cdot (\beta_{p-n-p} + \beta_{n-p-n})} \quad (1)$$

Для транзисторів, що використовуються у схемі при $I_P = 1\text{mA}$ маємо $R_{\sigma_{n-p-n}} = 35\ \text{Ом}$, $R_{\sigma_{p-n-p}} = 37\ \text{Ом}$, $\beta_{n-p-n} = 127$, $\beta_{p-n-p} = 63$.

Підставляючи ці значення в (1) маємо $R_{ВХ} = 2251\ \text{Ом}$, комп'ютерне моделювання дає $R_{ВХ} = 2273\ \text{Ом}$ то результати збігаються з похибкою не більше 1%.

Підключення генераторів компенсуючих струмів до входу схеми значення вхідного опору $R_{ВХ}$ змінює на досить мале значення, яким можна знехтувати.

Подальше зменшення $I_{ЗС.0}$ можна досягти, якщо побудувати вхідний каскад ДППС на складених транзисторах Шиклаї, як це показано на рисунку 2б). При цьому симетруючі транзистори Т2 - Т5 і вхідні транзистори Т7, Т11 і Т8, Т12 являють собою комбінації n-p-n і p-n-p транзисторів. Оцінимо значення $I_{ЗС.0}$ для цієї схеми. Відзначимо, що робочі струми, які протікають через діоди, побудовані на транзисторах Т10 і Т13 дорівнюють I_P . Тому маємо:

$$I_{K11} \approx I_P, \quad I_{B11} = I_{K7} = \frac{I_P}{\beta_{11}}, \quad a \quad I_{B7} = \frac{I_P}{\beta_{11} \cdot \beta_7}$$

Аналогічно отримаємо:

$$I_{K12} \approx I_P, \quad I_{B12} = I_{K8} = \frac{I_P}{\beta_{12}}, \quad a \quad I_{B8} = \frac{I_P}{\beta_{12} \cdot \beta_8}$$

Таким чином $I_{ЗС.0}$ дорівнює різниці базових струмів Т7 і Т8, тобто

$$I_{3C.0} = I_{B7} - I_{B8} = I_p \cdot \left(\frac{1}{\beta_{11} \cdot \beta_7} - \frac{1}{\beta_{12} \cdot \beta_8} \right) = I_p \cdot \frac{\beta_{12} \cdot \beta_8 - \beta_{11} \cdot \beta_7}{\beta_{11} \cdot \beta_7 \cdot \beta_{12} \cdot \beta_8} \quad (2)$$

Теоретично $I_{3C.0}$ на основі рівності (2) може наближатися до нуля. На практиці це значення визначається технологічними похибками припасування значень β пар n-p-n і p-n-p транзисторів. Комп'ютерне моделювання надає результат $I_{3C.0} \approx 1.92$ нА.

Водночас для першої схеми $I_{3C.0} \approx 111.6$ нА. Таким чином рівень $I_{3C.0}$ для другого варіанта вхідного каскада струм зсуву є на порядок меншим.

Визначимо вхідний опір R_{BX} для другої схеми Вх. ДК. Для цього скористуємося виразом (1) із [4].

$$R_{BX} = R_B + \beta \cdot R_E + R_E(1 + \beta),$$

при цьому в ролі R_E у цьому випадку будуть виступати вхідні опори T11 і T12. Так зі входу схеми з боку бази маємо:

$$R_{BX7} = R_{\beta_{n-p-n}} + \beta_{n-p-n} \cdot R_E + R_{BX11} \cdot (1 + \beta_{n-p-n}) \approx R_{BX11} \cdot (1 + \beta_{n-p-n}),$$

Підставляючи в останній вираз R_{BX11} і спрощуючи, маємо:

$$\begin{aligned} R_{BX7} &= \left[R_{\beta_{n-p-n}} + \beta_{n-p-n} \cdot R_E + R_D \cdot (1 + \beta_{n-p-n}) \right] \cdot (1 + \beta_{n-p-n}) \\ &\approx 2 \cdot R_E \cdot \beta_{n-p-n} \cdot (1 + \beta_{n-p-n}) \approx 2 \cdot R_E \cdot \beta_{n-p-n}^2. \end{aligned}$$

Аналогічно для T8 отримаємо:

$$R_{BX7} = 2 \cdot R_E \cdot \beta_{p-n-p}^2$$

Таким чином загальний вхідний опір має значення:

$$R_{BX}^* = R_{BX7} \parallel R_{BX8} = \frac{2 \cdot R_E \cdot \beta_{n-p-n}^2 \cdot \beta_{p-n-p}^2}{\beta_{n-p-n}^2 + \beta_{p-n-p}^2} \quad (3)$$

Підставляючи у (3) значення R_E , β_{p-n-p} , β_{n-p-n} , маємо $R_{BX}^* \approx 211 \text{кОм}$. у результаті комп'ютерного моделювання отримаємо $R_{BX}^* \approx 212 \text{кОм}$.

Отже вхідний опір R_{BX}^* другої схеми вхідного каскаду є набагато більшим ніж R_{BX} першої схеми.

Для оцінювання значень коефіцієнта передачі струму, а також похибок лінійності потрібно розглянути підсилювачі у цілому. Варіант схеми ДППС із компенсацією $I_{3C.0}$ зображено на рисунку 3. Вона крім вхідного двотактного каскаду містить BC1 і BC2 на транзисторах T17-T19 і T20, T23, T24 відповідно; блок балансування підсилення струмів (БПС) на транзисторах T21, T22 і T25-T28; вихідний двотактний каскад Вих. ДК із відбивачами струмів на транзисторах T29, T31, T33, T34 і T30, T32, T37, T38 та безпосередньо вихідний каскад на транзисторах T35, T36 і T39, T40.

Визначимо малосигнальний коефіцієнт передачі струму при розірваній петлі зворотного зв'язку (відключено резистор масштабу R_M) в режимі балансу, тобто коли вихідний струм I_H , що протікає через опір навантаження R_H , зведено до мінімуму шляхом компенсації $I_{3C.0}$.

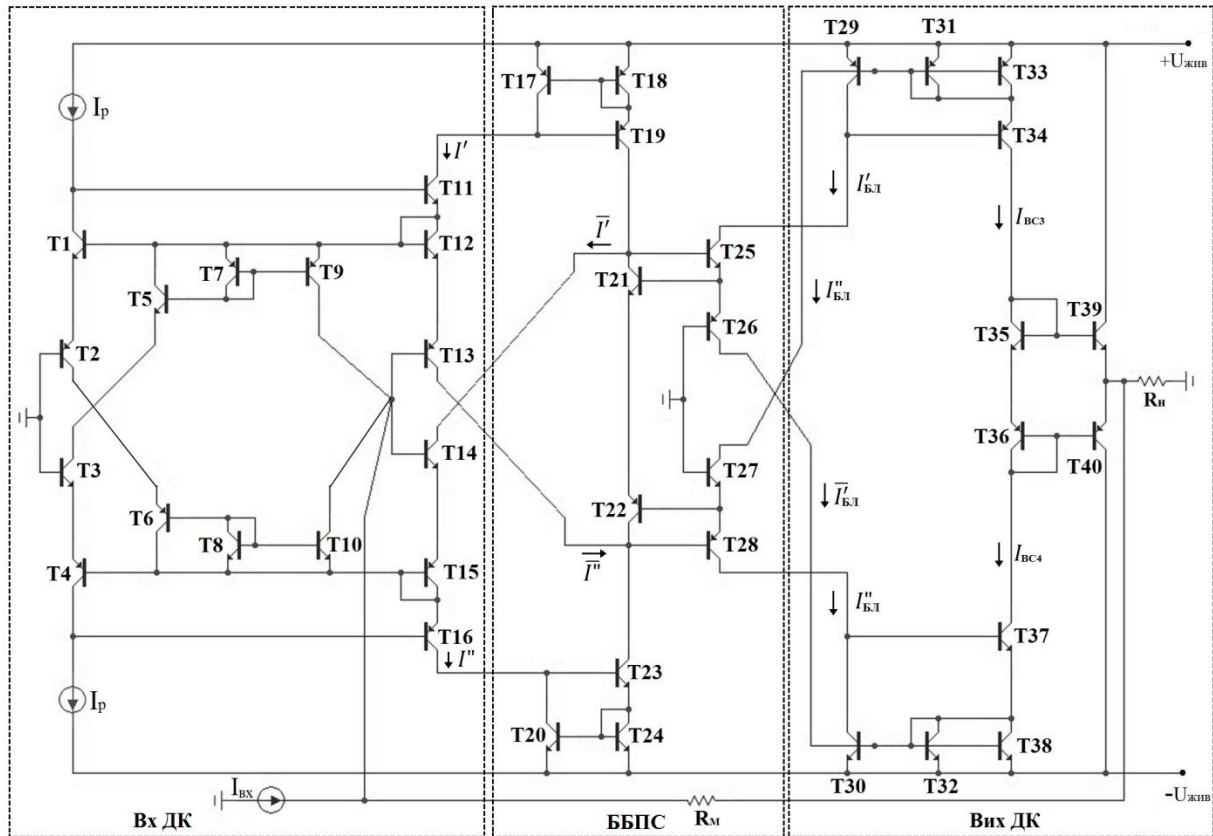


Рисунок 3. Схема ДППС із компенсацією зсуву нуля $I_{з.о.}$:

Використовуючи аналітичні вирази, наведені в [5] нескладно довести, що:

$$\left| \frac{I'}{I_{BX}} \right| \approx \left| \frac{I''}{I_{BX}} \right| \approx \left| \frac{\bar{I}'}{I_{BX}} \right| \approx \left| \frac{\bar{I}''}{I_{BX}} \right| = \frac{\beta_n \cdot \beta_p}{\beta_n + \beta_p},$$

де β_n, β_p - малосигнальні коефіцієнти підсилення струму n-p-n і p-n-p транзисторів відповідно. На входах ББПС ці струми підсумовуються і на його виходах маємо:

$$\left| \frac{I'_{БЛ}}{I_{BX}} \right| \approx \left| \frac{I''_{БЛ}}{I_{BX}} \right| \approx \left| \frac{\bar{I}'_{БЛ}}{I_{BX}} \right| \approx \left| \frac{\bar{I}''_{БЛ}}{I_{BX}} \right| = \left(\frac{\beta_n \cdot \beta_p}{\beta_n + \beta_p} \right)^2.$$

На прямих й інверсних входах відбивачів струмів BC3 і BC4 ці складові алгебраїчно підсумовуються, забезпечуючи коефіцієнт передачі $K_i BC \approx 2,5$ тому:

$$\left| \frac{I_{BC3}}{I_{BX}} \right| = \left| \frac{I_{BC4}}{I_{BX}} \right| = 2,5 \cdot \left(\frac{\beta_n \cdot \beta_p}{\beta_n + \beta_p} \right)^2.$$

Оскільки схема ДППС має двотактну структуру, то на входах вихідного каскаду струми I_{BC3} і I_{BC4} складаються, подвоюючи підсумковий коефіцієнт підсилення. З урахуванням коефіцієнта передачі Вих. ДК, остаточно маємо:

$$K_i = 5 \cdot \left(\frac{\beta_n \cdot \beta_p}{\beta_n + \beta_p} \right)^3. \quad (4)$$

Підставляючи в (4) значення β_n і β_p отримаємо $K_i \approx 2.56 \cdot 10^6$. На рисунку 4 зображені АЧХ і ФЧХ ДППС із двома типами Вх. ДК, отриманні шляхом комп'ютерного моделювання. У випадку за-

стосування першої схеми (графік 1) Вх. ДК маємо $K_i \approx 2.56 \cdot 10^6$ на низьких частотах, а смугу пропускання на рівні 0дБ – 1000МГц. Таким чином результати визначення коефіцієнтів підсилення за допомогою (4) і комп'ютерним моделюванням практично збігаються.

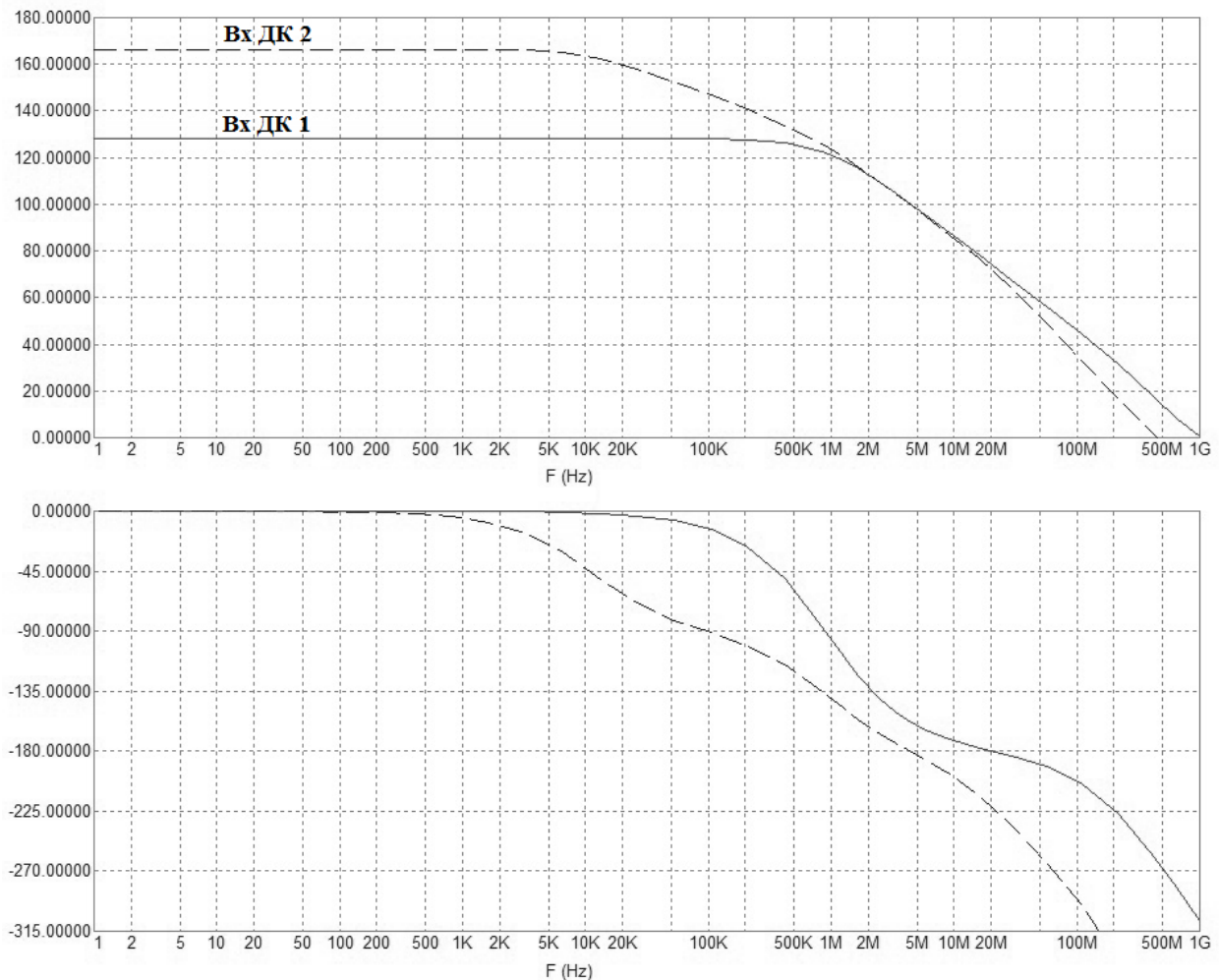


Рисунок 4. Графіки АЧХ і ФЧХ ДППС із Вх ДК першого і другого типів

Застосування Вх. ДК другого типу дає більший коефіцієнт підсилення за рахунок побудови каскаду на складених транзисторах Шиклаї. Реалізуючи процедури подібні для Вх. ДК першого типу, неважко показати, що у випадку використання вхідного каскаду другого типу отримаємо вираз:

$$K_i = 5 \cdot \left(2 \cdot \frac{\beta_n \cdot \beta_p}{\beta_n + \beta_p} \right)^4. \quad (5)$$

Підставляючи в (5) β_n і β_p маємо $K_i \approx 2.56 \cdot 10^6$. Орієнтуючись на графік 2, одержуємо $K_i \approx 208 \cdot 10^6$. Вказані значення K_i і $R_{ВХ}$ ДППС треба використовувати у практичних рекомендаціях під час проектування перетворювачів струм - напруга або напруга - напруга. При цьому слід зазначити, що похибки лінійності таких перетворювачів істотно залежать, як відзначень K_i при розірваній петлі зворотнього зв'язку, так і від глибини цього зв'язку. У свою чергу глибина ЗЗ визначається співвідношенням R_M і $R_{ВХ}$. Чим більше це співвідношення, тим більша частина вихідного сигналу (струму) повертається на вхід ДППС, тому бажано, щоб на практиці виконувалася умова $R_M \geq R_{ВХ}$ або принаймні, щоб R_M було співвимірним із $R_{ВХ}$. Похибка лінійності ΔI_L у значній мірі також залежить від діапазону зміння $R_{ВХ}$, що протікає, через навантаження.

Досліджувати ΔI_L доцільно шляхом комп'ютерного моделювання у вигляді функції:

$$\Delta I_L = f(K_{III}) \text{ при заданому } I_H, \text{ де } K_{III} = \frac{R_M}{R_H}.$$

Множину абсолютних значень ΔI_L і відносних δI_L значень похибок лінійності при $R_H = 1$ кОм для Вх. ДК першого типу наведено в таблиці 1, а для Вх. ДК другого типу наведено в таблиці 2.

Таблиця 1

K_{III}	2	5	10	20	50	100
ΔI_L (нА)	0.006	0.044	0.235	1.5	18.5	91
δI_L (%)	$6 \cdot 10^{-5}$	$44 \cdot 10^{-5}$	$0.235 \cdot 10^{-4}$	$1.5 \cdot 10^{-4}$	$18.5 \cdot 10^{-4}$	$91 \cdot 10^{-4}$

Таблиця 2

K_{III}	2	5	10	20	50	100
ΔI_L (нА)	0.0029	0.013	0.046	0.171	1.02	2.97
δI_L (%)	$2.9 \cdot 10^{-5}$	$13 \cdot 10^{-5}$	$46 \cdot 10^{-5}$	$0.17 \cdot 10^{-4}$	$1 \cdot 10^{-4}$	$2.9 \cdot 10^{-4}$

Отриманні результати свідчать, що похибки лінійності у другій схемі є нижче, ніж у першій у 2-10 разів і навіть більше залежно від K_{III} . Разом із тим в обох випадках розглянуті схеми ДППС можна використовувати в багаторозрядних високолінійних ЦАП і АЦП із роздільною здатністю 20 і більше двійкових розрядів.

Висновки

1. Запропоновано й проаналізовано два підходи зменшення вхідного струму зсуву нуля у ДППС на біполярних транзисторах, а саме:

- а) шляхом компенсації базових струмів вхідного каскаду струмами протилежних напрямків, сформованих внутрішніми генераторами;
- б) побудовою вхідних каскадів на складених транзисторах Шиклаї.

2. Отримано аналітичні співвідношення для оцінювання рівня $I_{ЗС.0}$ для розглянутих двох схем вхідних каскадів ДППС. Доведено, що у другій схемі значення струму зсуву нуля є істотно нижче 2-10 разів і навіть більше залежно від K_{III} .

3. Шляхом комп'ютерного моделювання доведено, що коефіцієнт передачі струму є більшим (принаймні у 6 разів) у другій схемі, а похибка лінійності істотно меншою.

4. Надано практичні рекомендації щодо застосування розглянутих ДППС у високолінійних перетворювачах струм – струм, струм - напруга із низьким струмом зсуву нуля.

Список використаної літератури

- [1] О.Д. Азаров, та С.В. Богомолов, «Основи теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем»: монографія / УНІВЕРСУМ-Вінниця, 2013.- 142 с.
- [2] О. Д. Азаров, М. Ю. Теплицький, та В. А. Гарнага, «Двотактні підсилювачі постійного струму на базі двонаправлених відбивачів струму» Проблеми інформатизації та управління, № 2 (34), с. 15-22, 2011.
- [3] О. Д. Азаров, М. Ю. Теплицький, та Н. О. Біліченко, «Швидкодійні двотактні підсилювачі постійного струму з балансним зворотним зв'язком», Вінниця, Україна, ВНТУ, 2016, 136 с.
- [4] О.Д. Азаров, та В.А. Гарнага, «Двотактні підсилювачі постійного струму для багаторозрядних перетворювачів форми інформації, що самокалібруються», Вінниця, Україна УНІВЕРСУМ - Вінниця, 2011, 156 с.
- [5] Дж. Коннелли «Аналоговые интегральные схемы» Ред. Москва: изд-во «Мир» 1977.- 107-112 с
- [6] И. П. Степаненко, «Основы теории транзисторов и транзисторных схем», изд. 4-е, перераб. и доп. Москва: Энергия, 1977
- [7] А. Б. Гребен, Проектирование аналоговых интегральных схем. Москва: Энергия, 1976, 256с.
- [8] Г. В. Зевеке, П. А. Ионкин, А. В. Нетушил, и С. В. Страхов, «Основы теории цепей» Москва: Энергия, 1975. 752 с
- [9] Дж. Грэм, Дж. Тоби, и Л. Хьюлсман «Проектирование и применение операционных усилителей.» В. Л. Левин, и И. М. Хейфец, пер. с англ., И. Н. Теплюк, Ред. Москва: изд-во «Мир». Редакция литературы по новой технике, 1974.

Стаття надійшла: 24.03.2020.

References

- [1] O.D. Azarov, ta S.V. Bohomolov, «Osnovy teorii vysokoliniinykh analogovykh prystroiv na bazi dvotaktnykh pidsylyvalnykh skhem» : monohrafiia /UNIVERSUM-Vinnytsia, 2013.- 142 s.
- [2] O. D. Azarov, M. Y. Teplytskyi, ta V. A. Harnaha, «Dvotaktni pidsylyuvachi postiinoho strumu na bazi dvonapravlenykh vidbyvachiv strumu» Problemy informatyzatsii ta upravlinnia, № 2 (34), s. 15-22, 2011.
- [3] O. D. Azarov, M. Y. Teplytskyi, ta N. O. Bilichenko, «Shvydkodiini dvotaktni pidsylyuvachi postiinoho strumu z balansnym zvorotnym zviazkom», Vinnytsia, Ukraina, VNTU, 2016, 136 s.
- [4] O.D. Azarov, ta V.A. Harnaha, «Dvotaktni pidsylyuvachi postiinoho strumu dlia bahatorozriadnykh peretvorivuvachiv formy informatsii, shcho samokalibruiutsia», Vinnytsia, Ukraina UNIVERSUM - Vinnytsia, 2011, 156 s.
- [5] Dzh. Konneli «Analogovye integralnye skhemy» Red. Moskva: izd-vo «Mir» 1977. 107-112 s.
- [6] I. P. Stepanenko, «Osnovy teorii tranzistorov i tranzistornykh skhem», izd. 4-ye, pererab. i dop. Moskva: Energiya, 1977
- [7] A. B. Greben «Proektirovanie analogovykh integralnykh skhem». Moskva: Energiia, 1976, 256s.
- [8] G. V. Zeveke, P. A. Ionkin, A. V. Netushil, i S. V. Strakhov, «Osnovy teorii tsepey». Moskva: Energiya, 1975. 752 s
- [9] Dzh. Grem, Dzh. Tobi, i L. KH'yulsman «Proyektirovaniye i primeneniye operatsionnykh usiliteley,» V. L. Levin, i I. M. Kheyfets, per. s angl., I. N. Teplyuk, Red. Moskva: izd-vo «Mir». Redaktsiya literatury po novoy tekhnike, 1974.

Відомості про авторів

Азаров Олексій Дмитрович — д-р. техн. наук, професор, декан факультету інформаційних технологій та комп'ютерної інженерії.

Генеральницький Євгеній Сергійович — аспірант кафедри обчислювальної техніки.

А. Д. Азаров, Е. С. Генеральницький
**ВЫСОКОЛИНЕЙНЫЙ БАЛАНСНЫЙ ДВУХТАКТНЫЙ
 УСИЛИТЕЛЬ ПОСТОЯННОГО ТОКА С НИЗКОЙ
 ПОГРЕШНОСТЬЮ СМЕЩЕНИЯ НУЛЯ**

Винницкий национальный технический университет, Винница

O.D. Azarov, Y.S. Heneralnytskyi
**HIGH LINEARITY BALANCED PUSH-PULL DC AMPLIFIER
 WITH LOW ERROR OF ZERO OFFSET**

Vinnytsia National Technical University, Vinnytsia