

КОМП'ЮТЕРНІ СИСТЕМИ І КОМПОНЕНТИ

УДК 681.325.5

О. Д. Азаров, О. І. Черняк

БАГАТОКАНАЛЬНИЙ АЦП ПОРОЗРЯДНО-СЛІДКУВАЛЬНОГО ВРІВНОВАЖЕННЯ З ВАГОВОЮ НАДЛИШКОВІСТЮ

Вінницький національний технічний університет, Вінниця

Анотація. У статті подано інформаційні і структурні аспекти, покладені в основу організації аналого-цифрового перетворювача, що працює у режимах як слідкувального, так і порозрядного врівноваження. При організації багатоканального слідкувального врівноваження під час перемикавання каналів можуть відбуватись значні перепади вхідного сигналу. Тому у таких випадках для пришвидшення виходу АЦП на слідкувальний режим авторами пропонується тимчасово переводити його у режим порозрядного аналого-цифрового перетворення. Для пришвидшення перетворення у слідкувальному режимі використовується запропонований авторами швидкодіючий реверсивний лічильник у системі числення з ваговою надлишковістю. АЦП також працює у цій системі числення. Наведено часову діаграму режимів роботи багатоканального порозрядно-слідкувального АЦП у СЧВН. Описано структурну організацію даного перетворювача. Розроблено і наведено блок-схему вироблення блоком-керування керуючих сигналів для роботи запропонованого АЦП. Використання запропонованого авторами рішення дозволить розширити сферу застосування слідкувальних АЦП.

Ключові слова: багатоканальне аналого-цифрове перетворення, слідкувальне аналого-цифрове перетворення, системи числення з ваговою надлишковістю, швидкодіючий лічильник.

Аннотация. В статье представлены информационные и структурные аспекты, положенные в основу организации аналого-цифрового преобразователя, работающего в режимах как следящего, так и поразрядного уравнивания. При организации многоканального следящего уравнивания во время переключения каналов могут происходить значительные перепады входного сигнала. Поэтому в таких случаях для ускорения выхода АЦП на следящий режим предлагается временно переводить его в режим поразрядного аналого-цифрового преобразования. Для ускорения преобразования в следящем режиме используется предложенный авторами быстродействующий реверсивный счетчик в системе счисления с весовой избыточностью. АЦП также работает в этой системе счисления. Приведена временная диаграмма режимов работы многоканального поразрядно-следящего АЦП в СЧВН. Описана структурная организация данного преобразователя. Разработана и приведена блок-схема выработки блоком-управления управляющих сигналов для работы предложенного АЦП. Использование предложенного авторами решения позволит расширить сферу применения следящих АЦП.

Ключевые слова: многоканальное аналого-цифровое преобразование, следящее аналого-цифровое преобразование, системы счисления с весовой избыточностью, быстродействующий счетчик.

Abstract. The article presents the informational and structural aspects underlying the organization of an analog-to-digital converter operating in both tracking and bitwise balancing modes. When organizing multi-channel tracking balancing during channel switching, significant differences in the input signal can occur. Therefore, in such cases, in order to accelerate the ADC output in the tracking mode, it is proposed by the authors to temporarily transfer it to the bitwise analog-to-digital conversion mode. To speed up the conversion in the tracking mode, the authors use the high-speed reverse counter in the number system with weight redundancy proposed by the authors. The time diagram of the operation modes of a multi-channel bitwise-tracking ADC in the SCHVN is given. The structural organization of this converter is described. A block diagram of the development of the control unit for the control signals for the operation of the proposed ADC is developed and presented. Using the solution proposed by the authors will expand the scope of the tracking ADCs.

Key words: multichannel analog-to-digital conversion, tracking analog-to-digital conversion, number systems with weight redundancy, high-speed counter.

DOI: <https://doi.org/10.31649/1999-9941-2020-48-2-45-51>.

Вступ

АЦП використовуються в інформаційно-вимірювальних системах та системах обробки аналогових і цифрових сигналів. Найбільш розповсюдженими є АЦП порозрядного кодування, які традиційно побудовані на основі відомої двійкової системи числення [1]. Підвищення продуктивності таких АЦП потребує вирішення проблеми динамічних похибок [2]. Як один з відомих підходів до їх компенсації, запропоновано ряд рішень на основі системи числення з ваговою надлишковістю [1-5]. Важливою складовою даних похибок є динамічна похибка другого роду, що виникає за рахунок зміни аналогового сигналу під час його перетворення. Суть її полягає у тому, що для точного АЦ перетворення необхідно, щоб за час отримання одного відліку аналоговий сигнал змінювався на значення менше ніж вага молодшого розряду. Вводячи вагову надлишковість, можна ефективно компенсувати динамічну похибку другого роду порозрядного АЦП [6]. Це дозволяє істотно (на порядок) підвищити його швидкодію у порівнянні з АЦП на основі двійкової системи числення, а також значно прискорити врівноваження наростаючого чи спадаючого лінійного або експоненціального вхідного сигналу. Проте, в даному випадку все одно для отримання одного цифрового значення у n-розрядному АЦП послідовного типу потрібно n тактів врівноваження, протягом яких аналоговий сигнал не повинен суттєво змінюватись. Це накладає обмеження на частотний діапазон аналогового сигналу.

Слідкувальні АЦП використовуються при слідкувальному кодуванні аналогового сигналу, який має

незначні зміни протягом одного такту врівноваження [1]. Організація слідкувального врівноваження при аналого-цифровому перетворенні можлива лише для тих аналогових сигналів для яких виконується співвідношення

$$|A(t + \Delta t) - A(t)| < U_{\text{оп}} \cdot w^{-(n-2)}, \quad (1)$$

де $A(t)$ – значення аналогового сигналу на вході АЦП у момент часу t ;

Δt – час, витрачений на АЦ-перетворення;

n – розрядність АЦП;

w – основа системи числення;

$U_{\text{оп}}$ – опорна напруга, значення якої дорівнює величині старшого розряду $U_{\text{оп}} = w^{n-1}$.

При виконанні даного співвідношення після перетворення аналогового сигналу $A(t + \Delta t)$ на виході АЦП утворюється код $K(t + \Delta t)$, значення якого можна обчислити через значення коду $K(t)$ відповідно до виразу

$$K(t + \Delta t) = \begin{cases} K(t) \text{ при } |A(t + \Delta t) - A(t)| < U_{\text{оп}} \cdot w^{-(n-1)}; \\ K(t) + 1 \text{ при } A(t + \Delta t) - A(t) \geq U_{\text{оп}} \cdot w^{-(n-1)}; \\ K(t) - 1 \text{ при } A(t + \Delta t) - A(t) \leq -U_{\text{оп}} \cdot w^{-(n-1)}. \end{cases}$$

Це дозволяє отримувати новий код шляхом віднімання або додавання одиниці до попереднього коду. Такий спосіб перетворення реалізовано в АЦП слідкувального типу, в яких замість регістра послідовного наближення використовується лічильник.

Перевагою даних АЦП є значно більш висока швидкість перетворення через те, що замість n тактів врівноваження, що потребує порозрядний АЦП, тут достатньо лише одного такту додавання або віднімання одиниці у лічильнику. Оскільки зміна вхідного аналогового сигналу протягом часу Δt є незначною, то швидкість його врівноваження в слідкувальному АЦП буде вищою, ніж швидкість лічильника, яка обмежується часом розповсюдження перенесення у ньому. Тому для підвищення швидкості такого АЦП доцільно використовувати швидкодіючі лічильники. Зменшення часу перенесення у лічильнику АЦП дозволяє зменшити час перетворення Δt , протягом якого повинно виконуватись обмеження на швидкість зміни аналогового сигналу (1). Це, у свою чергу, приводить до збільшення діапазону сигналів, для яких можливе слідкувальне АЦ-перетворення. Існує багато прикладень слідкувального АЦ-перетворення в одноканальних АЦП для тих сигналів, швидкість зміни яких є не дуже високою і відповідає співвідношенню (1).

Актуальність

При багатоканальному АЦ-перетворенні відбувається послідовне або вибіркове перемикавання каналів, вхідні аналогові сигнали яких, у загальному випадку, не корельовані між собою. Позначимо вхідний аналоговий сигнал i -го каналу у момент часу t через $A_i(t)$. Тоді при перемиканні АЦП на наступний канал співвідношення (1), що дозволяє використовувати слідкувальне врівноваження, матиме вид

$$A_{i+1}(t+\Delta t) - A_i(t) < U_{\text{оп}} \cdot w^{-(n-2)}.$$

Очевидно, що у загальному випадку таке співвідношення не виконується. Отже, при багатоканальному АЦ-перетворенні не можна використовувати відомі АЦП слідкувального типу.

У попередніх публікаціях авторів описані теоретичні положення побудови та численні практичні реалізації високоефективних порозрядних АЦП у системах числення з ваговою надлишковістю (СЧВН) [2-7]. Крім того, авторами запропоновано принципи, методи і структурну реалізацію виконання арифметичних операцій у даних системах числення [8-16]. На основі запропонованого підходу розроблено методи швидкої лічби у СЧВН та створено ряд швидкодіючих лічильників у цих системах числення, що можуть використовуватись в АЦП слідкувального типу [17-18]. Це створює передумови для організації комбінованого порозрядно-слідкувального АЦ-перетворення у СЧВН при проектуванні багатоканальних АЦП. Як приклад, структурна організація багатоканального порозрядно-слідкувального АЦП може бути запропонована у системі числення на основі 1-послідовності Фібоначчі.

Мета

Метою даної розробки є підвищення швидкості перетворення багатоканального слідкувального АЦП у СЧВН за рахунок організації переходу до режиму порозрядного перетворення при перемиканні каналів.

Задачі

1. Розробити метод багатоканального порозрядно-слідкувального АЦ-перетворення і розглянути його особливості.
2. Розробити структурну організацію запропонованого АЦП.
3. Розробити алгоритм роботи блока керування для забезпечення перемикання між режимами порозрядного і слідкувального врівноваження.

Розв'язання задач

Запропонований авторами метод багатоканального порозрядно-слідкувального АЦ-перетворення базується на використанні систем числення з ваговою надлишковістю як при перетворенні аналогових, так і при обробці цифрових сигналів. Суть запропонованого методу полягає у тому, що у процесі АЦ-перетворення при перемиканні каналів встановлюється режим порозрядного врівноваження, а у процесі перетворення одного вибраного каналу виконується слідкувальний режим з використанням швидкодіючого лічильника. В залежності від встановленого режиму формується вихідний код $K_{вих}$. У режимі порозрядного врівноваження $K_{вих}=K_p$. У режимі слідкувального врівноваження $K_{вих}=K_l$, як показано на рис. 1.

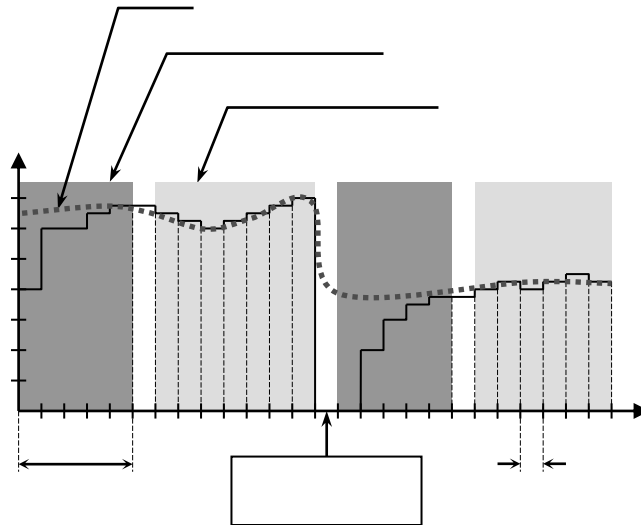


Рисунок 1 – Графік 5-розрядного порозрядно-слідкувального АЦ-перетворення при перемиканні каналів

При переході у слідкувальний режим код регістра послідовного наближення переписується у реверсивний лічильник. Схема структурної організації запропонованого АЦП зображена на рис. 2.

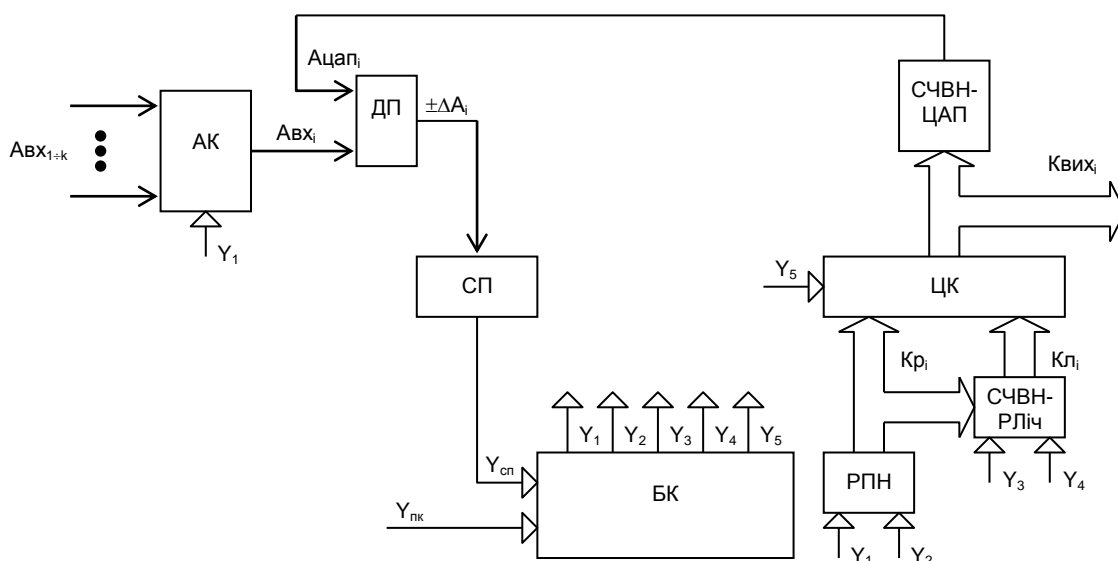


Схема містить аналоговий комутатор АК, цифроаналоговий перетворювач у системі числення з ваговою надлишковістю СЧВН-ЦАП, диференційний підсилювач ДП, аналогову схему порівняння СП, блок керування БК, регістр послідовного наближення РПН, реверсивний лічильник у системі числення з ваговою надлишковістю СЧВН-РЛіч та цифровий комутатор ЦК. Аналоговий комутатор перемикає канали і встановлює на виході аналоговий сигнал Авх. Цифро-аналоговий перетворювач перетворює СЧВН-код з виходу цифрового комутатора у аналоговий сигнал Ацап. Диференційний підсилювач порівнює аналогові сигнали Авх і Ацап і встановлює на виході аналоговий сигнал $\pm\Delta A$. Схема порівняння перетворює цей сигнал у цифровий керуючий сигнал $Y_{сп}$. Блок керування отримує керуючі сигнали $Y_{пк}$ та $Y_{сп}$ і виробляє керуючі сигнали Y_1 - Y_5 . Регістр послідовного наближення формує СЧВН-код K_p амплітуди аналогового сигналу у режимі порозрядного наближення. Реверсивний лічильник формує СЧВН-код K_l амплітуди аналогового сигналу у слідкувальному режимі. Цифровий комутатор перемикає на свій вихід K_p або K_l і формує вихідний код $K_{вих}$, який подається на вхід СЧВН-ЦАП.

Блок-схема роботи блоку керування представлена на рис. 3.

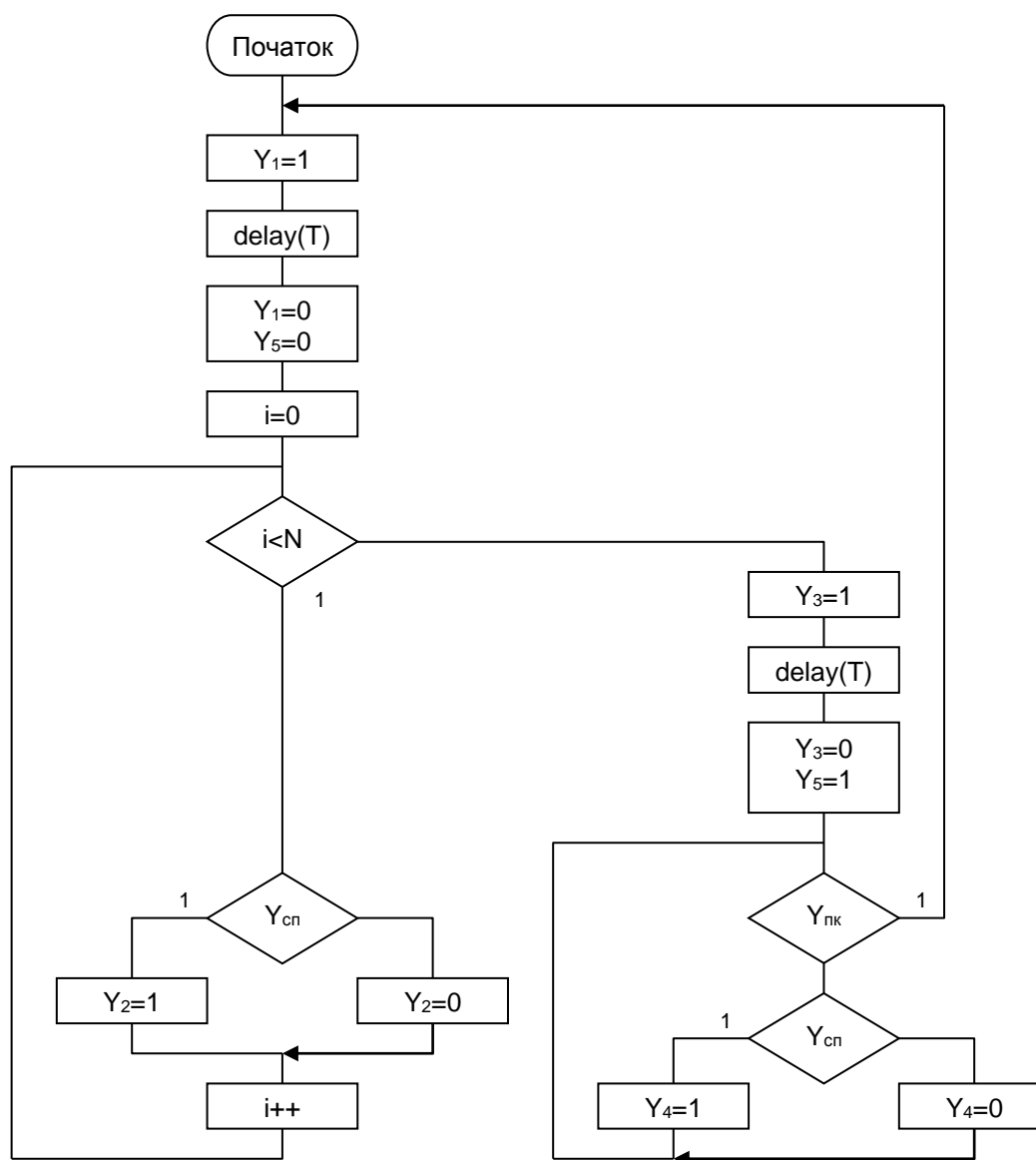


Рисунок 3 – Блок-схема алгоритму генерації керуючих сигналів у БК

Запропонований АЦП Працює таким чином. Для перемикання на заданий канал у блок керування надходить керуючий сигнал $Y_{пк}$. Блок керування генерує керуючі сигнали за алгоритмом, представленим на рисунку 3. Спочатку він генерує короткочасний сигнал Y_1 , який перемикає аналоговий комутатор і занулює регістр послідовного наближення. Потім генерується керуючий сигнал Y_5 , який переводить цифровий комутатор у режим комутації на вихід коду K_p . Регістр послідовного наближення, починаючи зі старших розрядів, встановлює їх в 0 або в 1 в залежності від керуючого сигналу Y_2 , який формує блок

керування і який, у свою чергу, залежить від керуючого сигналу $Y_{сп}$. Сигнал $Y_{сп}$ генерує схема порівняння в залежності від аналогового сигналу $\pm\Delta A$ за виразом:

$$Y_{сп} = \begin{cases} 1 & \text{при } \pm\Delta A > 0; \\ 0 & \text{при } \pm\Delta A < 0. \end{cases}$$

Сигнал $\pm\Delta A$ формується на виході диференційний підсилювача за виразом

$$\pm\Delta A_i = A_{вхi} - A_{цапi}.$$

Особливістю даного сигналу є те, що він може мати лише значення $\pm\Delta A > 0$ або $\pm\Delta A < 0$.

Далі під час кодування сигналу одного каналу АЦП переходить у режим слідкувального перетворення. Для цього блок керування тимчасово встановлює керуючий сигнал Y_3 в одиничне значення, що призводить до переписування коду з регістра послідовного наближення у реверсивний лічильник. Крім того, блок керування встановлює керуючий сигнал Y_5 в одиничне значення. Цей сигнал перемикає цифровий комутатор у режим комутації коду з виходу реверсивного лічильника на вхід СЧВН-ЦАП і на вихід самого АЦП, тобто у цьому режимі $K_{вих} = K_{л}$. У разі перемикавання каналів знову відбувається перехід у режим порозрядного врівноваження.

Таким чином, за рахунок наявності порозрядного врівноваження запропонований АЦП набагато швидше буде виходити на режим слідкувального врівноваження. Якщо для виходу на цей режим з використанням лише лічильника потрібно буде приблизно wn тактів (де w – середнє значення співвідношення між вагами сусідніх розрядів СЧВН-системи числення, а n – розрядність АЦП), то введення порозрядного врівноваження дозволяє робити це за n – тактів. Крім того, застосування порозрядного АЦП у СЧВН з компенсацією динамічної похибки другого роду дозволить ще на порядок підвищити його швидкодію. Разом з тим, використання швидкодіючого лічильника на основі СЧВН дозволить підвищити швидкість слідкувального врівноваження приблизно в n разів у порівнянні з класичною двійковою системою числення.

Висновки

У статті запропоновано метод побудови багатоканального аналого-цифрового перетворювача у СЧВН, що під час перемикавання каналів тимчасово переходить у режим порозрядного врівноваження, а далі працює у слідкувальному режимі. Для підвищення швидкості перетворення у слідкувальному режимі запропоновано використовувати розроблений авторами швидкодіючий реверсивний СЧВН-лічильник. Надана схема структурної організації запропонованого АЦП та його частин. Розроблено алгоритм роботи блока керування. Представлено блок-схему даного алгоритму. Описано роботу багатоканального порозрядно-слідкувального АЦП в обох режимах перетворення. Використання запропонованого АЦП дозволить розширити діапазон перетворюваних сигналів за рахунок підвищення швидкодії лічильника та значно скоротити час виходу на слідкувальний режим при перемиканні каналів.

Список літератури

- [1] У. Титце, К. Шенк, *Полупроводниковая схемотехника. 12-е изд. Том II: Пер. с нем.* М., Россия: ДМК Пресс, 2007, 942 с.
- [2] В. В. Островерхов, *Динамические погрешности аналого-цифровых преобразователей.* Л.: «Энергия», 1975, 176 с.
- [3] О. Д. Азаров, *Основи теорії аналого-цифрового перетворення на основі надлишкових позиційних систем числення: монографія.* Вінниця, Україна: УНІВЕРСУМ, 2004, 260 с.
- [4] О. Д. Азаров, *Аналого-цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю: монографія.* Вінниця, Україна: УНІВЕРСУМ, 2010, 186 с.
- [5] Л. В. Крупельницький, О. Д. Азаров, *Аналого-цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів: монографія.* Вінниця, Україна: УНІВЕРСУМ, 2005, 167 с.
- [6] О. Д. Азаров, М. Ю. Шабатура, О. Г. Муращенко, «Динамічні похибки II роду в АЦП прискореного порозрядного наближення з ваговою надлишковістю», *Наукові праці ВНТУ*, №3, 10 с. 2010.
- [7] О. Д. Азаров, *Аналого-цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю: монографія.* Вінниця, Україна: ВНТУ, 2010, 232 с.
- [8] А. Д. Азаров, А. И. Черняк, «Полнофункциональная побитовая обработка результатов аналого-цифрового преобразования», у *Методи та засоби кодування, захисту й ущільнення інформації: Третя міжнародна наук.-практ. конф.* Вінниця, 2011, с. 208-209.

- [9] О. Д. Азаров, О. І. Черняк, П. О. Черняк, «Системи числення з адитивними та мультиплікативними співвідношеннями між вагами розрядів», *Вісник ВПІ*, №1, с. 58-64, 2001.
- [10] О. Д. Азаров, О. І. Черняк, «Аналіз витрат обладнання пристроїв побітової арифметики у системі числення золоті 1-пропорції», *Проблеми інформатизації та управління*, Київ : НАУ, № 2(38), с. 5-9, 2012.
- [11] О. Д. Азаров, О. І. Черняк, «Обмеження адитивних співвідношень при порозрядній потоковій обробці в АМ-системах числення», *Інформаційні технології та комп'ютерна інженерія*, Вип. 3(31), с. 67-71, 2014.
- [12] О. Д. Азаров, О. І. Черняк, О. Г. Муращенко, «Порозрядне додавання в АМ-системах числення на основі адитивних перетворень», *Проблеми інформатизації та управління*, Вип. 1(45), с. 14-21, 2014.
- [13] О. Д. Азаров, О. І. Черняк, «Визначення довжини перенесення при додаванні в системах числення з адитивними та мультиплікативними співвідношеннями між вагами розрядів», *Наукові праці Донецького національного технічного університету. Серія: Обчислювальна техніка та автоматизація*, Випуск 74, с. 401-407, 2004.
- [14] О. Д. Азаров, О. І. Черняк, «Розрядність пристроїв порозрядного додавання в АМ-системах числення», *Наукові праці Вінницького національного технічного університету*, № 4, 2010. [Електронний ресурс]. Режим доступу : <http://praci.vntu.edu.ua/index.php/praci/article/view/233>.
- [15] О. Д. Азаров, О. І. Черняк, «Структурна організація побітового додавання і віднімання кодів золоті 1-пропорції з урахуванням знаків», *Інформаційні технології та комп'ютерна інженерія*, № 3(22), с. 13-16, 2011.
- [16] О. Д. Азаров, О. І. Черняк, «Структурна організація побітового множення і ділення кодів золоті пропорції», *Проблеми інформатизації та управління*, Вип. 3(21), с. 5-13, 2007.
- [17] Olexiy D. Azarov, Sergii V. Pavlov, Olexandr I. Chernyak, Igor D. Ivasyuk, Waldemar Wójcik, and Aigul Syzdykpayeva, «Principles of fast count in modified Fibonacci numerical system», *Proc. SPIE 10808, Photonics Applications in Astronomy, Communications, Industry, and High-Energy Physics Experiments*, 2018, 1080829 (1 October 2018). doi.org/10.1117/12.2501565.
- [18] О. Д. Азаров, О. І. Черняк, «Метод побудови швидкодіючих фібоначчієвих лічильників», *Проблеми інформатизації та управління*, №2(46), с. 5-8, 2014.
- Стаття надійшла: 10.06.2020.

References

- [1] У. Титсе, К. Шенк, *Poluprovodnikovaya shemotekhnika. 12-e izd. Tom II: Per. s nem. M.*, Rossija: DMK Press, 2007, 942 s.
- [2] V. V. Ostroverkhov, *Dinamicheskiye pogreshnosti analogo-tsifrovyykh preobrazovateley*. L.: «Energiya», 1975, 176 s.
- [3] O. D. Azarov, *Osnovi teoriy analogo-tsifrovogo peretvoreniya na osnove nadliskovikh pozitsivnykh sistem chislennya: monografiya*. Vinnitsya, Ukraina: UNÍVERSUM, 2004, 260 s.
- [4] O. D. Azarov, *Analogo-tsifrovogo porozryadne peretvoreniye na osnove sistem chislennosti iz vago-voyu nadliskovisty: monografiya*. Vinnitsya, Ukraina: UNÍVERSUM, 2010, 186 s.
- [5] L. V. Krupel'nits'kiy, O. D. Azarov, *Analogo-tsifrovogo pristroi sistem, samokoriguyut'sya, dlya vimiryuvan' i obroblyannya nizkochastotnykh signalov: monografiya*. Vinnitsya, Ukraina: UNÍVERSUM, 2005. 167 s.
- [6] O. D. Azarov, M. YU. Shabatura, O. G. Murashchenko, «Dinamichni pokhibki II rodu v ATSP priskorenogo porozryadnogo nablizhennya s vago-voyu nadliskovisty», *Naukovі pratsі VNTU*, №3, 10s., 2010.
- [7] O. D. Azarov, *Analogo-tsifrovogo porozryadne peretvoreniye na osnove sistem chislennosti vago-voyu nadliskovisty: monografiya*. Vinnitsya, Ukraina: VNTU, 2010. 232 s.
- [8] A. D. Azarov, A. I. Chernyak, «Polnofunktsional'naya pobitovaya obrabotka rezul'tatov analogo-tsifrovogo preobrazovaniya», u *Metodi ta zasobi koduvannya, zakhistu © ushchil'nennya informatsii: Tretya mizhnarodna nauk.-prakt. konf.* Vinnitsya, 2011, s. 208-209.
- [9] O. D. Azarov, O. I. Chernyak, P. O. Chernyak, «Sistemi chislennost' s aditivnymi i mul'tiplikativnymi spivvidnoshenniyami mizh vagami roz-ryadiv», *Visnik VPI*, №1, s. 58-64, 2001.
- [10] O. D. Azarov, O. I. Chernyak, «Analiz vitrat obladnannya pristroiv pobitovoy arifmetiki u sistemі chislennost' zolota 1-proporsii», *Problemi informatizatsii i upravlinnya*, Київ: NAU, № 2 (38), s. 5-9, 2012.
- [11] O. D. Azarov, O. I. Chernyak, «Obmezheniya aditivnykh spivvidnoshen' pri porozryadnii potokovii obrobtsi v AM-sisteme chislennya», *Informatsiyni tekhnologii ta komp'yuterna inzhene-riya*, Vip. 3 (31), s. 67-71, 2014.

- [12] O. D. Azarov, O. Í. Chernyak, O. G. Murashchenko, «Porozryadne dodavannya v AM-sisteme chislennya na osnovi aditivnykh peretvo-ren'», *Problemi informatizatsii i upravlinnya*, Vip. 1 (45), s. 14-21, 2014.
- [13] O. D. Azarov, O. Í. Chernyak, «Viznachennya dovezhniyennya perenesennykh v systemy nomerov s adi-tivnimi i mul'tiplikativnymi spivvidnoshennymi mezhdz vagami rozryadiv», *Naukoví pratsí Donets'kogo natsional'nogo tekhnichnogo universitetu. Seriya: Obchislyval'naya tekhnika i avtomatizatsiya*, Vipusk 74, s. 401-407, 2004.
- [14] O. D. Azarov, O. Í. Chernyak, «Rozryadnist' pristroiv porozryadnogo dodavannya v AM-sisteme», *Naukoví pratsí Vinnits'kogo natsional'nogo tekhnichnogo universitetu*, № 4, 2010. [Yelektronniy resurs]. Rezhim dostupu: <http://praci.vntu.edu.ua/index.php/praci/article/view/233>.
- [15] O. D. Azarov, O. Í. Chernyak, «Strukturna organizatsiya pobitovogo dodavaniya i otbory kodov zolota 1-proporsii s urakhuvannyam znakov», *Informatsiyni tekhnologii ta komp'yuterna inzheneriya*, № 3 (22), s. 13-16, 2011.
- [16] O. D. Azarov, O. Í. Chernyak, «Strukturna organizatsiya pobitovogo mnozhennya i dilennya kodiv zolotoi proporsii», *Problemi informatizatsii i upravlinnya*, Vip. 3 (21), s. 5-13, 2007.
- [17] Olexiy D. Azarov, Sergii V. Pavlov, Olexandr I. Chernyak, Igor D. Ivasyuk, Waldemar Wójcik, and Aigul Syzdykpayeva, "Principles of fast count in modified Fibonacci numerical system", *Proc. SPIE 10808, Photonics Applications in Astronomy, Communications, Industry, and High-Energy Physics Experiments*, 2018, 1080829 (1 October 2018). <https://doi.org/10.1117/12.2501565>.
- [18] O. D. Azarov, O. Í. Chernyak, «Metod pobudovi shvidkodyuchikh fibonachchiévikh lichil'nikiv», *Problemi informatizatsii i upravlinnya*, №2 (46), s. 5-8, 2014.

Відомості про авторів

Азаров Олексій Дмитрович – доктор технічних наук, професор, завідувач кафедри обчислювальної техніки Вінницького національного технічного університету.

Черняк Олександр Іванович – кандидат технічних наук, доцент кафедри обчислювальної техніки Вінницького національного технічного університету.

А. Д. Азаров, А. И. Черняк

МНОГОКАНАЛЬНЫЙ АЦП ПОРОЗРЯДНО-СЛЕДЯЩЕГО УРАВНОВЕШИВАНИЯ С ВЕСОВОЙ ИЗБЫТОЧНОСТЬЮ

Винницкий национальный технический университет, Винница

O. D. Azarov, O. I. Chernyak

MULTICHANEL TRACKING AND BITWISE BALANCING ADC WITH WEIGHT REDUNDANCY

Vinnitsia National Technical University, Vinnitsia