

## КОМП'ЮТЕРНІ СИСТЕМИ І КОМПОНЕНТИ

УДК 681.325.5

О. Д. Азаров, О. І. Черняк, О. Я. Стахов

АЦП ПОРОЗРЯДНО-СЛІДКУВАЛЬНОГО  
ВРІВНОВАЖЕННЯ З ВАГОВОЮ НАДЛИШКОВІСТЮ

Вінницький національний технічний університет

**Анотація.** У статті подано інформаційні і структурні аспекти, покладені в основу організації аналого-цифрового перетворювача, що працює у режимах як слідкувального, так і порозрядного врівноваження. При організації слідкувального врівноваження можуть відбуватись значні перепади вхідного сигналу. Тому у таких випадках для пришвидшення виходу АЦП на слідкувальний режим авторами пропонується тимчасово переводити його у режим порозрядного аналого-цифрового перетворення. Для пришвидшення перетворення у слідкувальному режимі використовується запропонований авторами швидкодіючий реверсивний лічильник у системі числення з ваговою надлишковістю. АЦП також працює у цій системі числення. Наведено часову діаграму режимів роботи порозрядно-слідкувального АЦП у СЧВН. Описано структурну організацію даного перетворювача. Розроблено і наведено блок-схему вироблення блоком керування керуючих сигналів для роботи запропонованого АЦП. Використання запропонованого авторами рішення дозволить розширити сферу застосування слідкувальних АЦП.

**Ключові слова:** аналого-цифрове перетворення, слідкувальне аналого-цифрове перетворення, системи числення з ваговою надлишковістю, швидкодіючий лічильник.

**Аннотация.** В статье представлены информационные и структурные аспекты, положенные в основу организации аналого-цифрового преобразователя, работающего в режимах как следящего, так и поразрядного уравнивания. При организации следящего уравнивания могут происходить значительные перепады входного сигнала. Поэтому в таких случаях для ускорения выхода АЦП на следящий режим предлагается временно переводить его в режим поразрядного аналого-цифрового преобразования. Для ускорения преобразования в следящем режиме используется предложенный авторами быстродействующий реверсивный счетчик в системе счисления с весовой избыточностью. АЦП также работает в этой системе счисления. Приведена временная диаграмма режимов работы поразрядно-следящего АЦП в СЧВН. Описана структурная организация данного преобразователя. Разработана и приведена блок-схема выработки блоком-управления управляющих сигналов для работы предложенного АЦП. Использование предложенного авторами решения позволит расширить сферу применения следящих АЦП.

**Ключевые слова:** аналого-цифровое преобразование, следящее аналого-цифровое преобразование, системы счисления с весовой избыточностью, быстродействующий счетчик.

**Abstract.** The article presents the informational and structural aspects underlying the organization of an analog-to-digital converter operating in both tracking and bitwise balancing modes. When organizing tracking balancing significant differences in the input signal can occur. Therefore, in such cases, in order to accelerate the ADC output to the tracking mode, it is proposed by the authors to temporarily transfer it to the bitwise analog-to-digital conversion mode. To speed up the conversion in the tracking mode, the authors use the high-speed reverse counter in the number system with weight redundancy proposed by the authors. The time diagram of the operation modes of bitwise-tracking ADC in the SCHVN is given. The structural organization of this converter is described. A block diagram of the development of the control unit for the control signals for the operation of the proposed ADC is developed and presented. Using the solution proposed by the authors will expand the scope of the tracking ADCs.

**Keywords:** analog-to-digital conversion, tracking analog-to-digital conversion, number systems with weight redundancy, high-speed counter.

DOI: <https://doi.org/10.31649/1999-9941-2020-49-3-37-44>.

## Вступ

АЦП широко використовуються в інформаційно-вимірювальних системах та системах збирання й обробки аналогових і цифрових сигналів. Найбільш відомими і розповсюдженими є АЦП порозрядного кодування, які побудовані з використанням традиційної двійкової системи числення [1]. Досягнення більш високої продуктивності таких АЦП потребує вирішення задачі компенсації динамічних похибок [2]. Одним з відомих підходів, запропонованих з цією метою, є використання системи числення з ваговою надлишковістю [1-5]. Серед вказаних похибок важливою складовою є динамічна похибка другого роду, яка з'являється при зміні вхідного аналогового сигналу під час АЦ-перетворення. Суть даної похибки полягає у тому, що до точного отримання одного цифрового значення необхідно, щоб за час його формування аналоговий сигнал змінювався менше ніж на вагу молодшого розряду. Відомо публікації, в яких пропонується ефективно компенсувати динамічної похибки другого роду в порозрядних АЦП за рахунок використання вагової надлишковості [6]. Описаний підхід дозволяє практично на порядок підвищити швидкодію такого АЦП по відношенню до АЦП у двійковій системі числення. При порозрядному перетворенні отримання одного цифрового відліку у n-розрядному АЦП відбувається за n тактів врівноваження. Протягом даного часу аналоговий сигнал не повинен значно змінюватись. Це призводить до обмеження частотного діапазону вхідного сигналу.

Використання слідкувального АЦП можливо лише у тому випадку, якщо вхідний сигнал протягом такту врівноваження змінюється не більше, ніж на величину, що відповідає одиниці молодшого розряду коду [1]. Тобто, коли виконується співвідношення

$$|A(t + \Delta t) - A(t)| < A_1, \quad (1)$$

де  $A(t)$  – значення аналогового сигналу на вході АЦП у момент часу  $t$ ;

$\Delta t$  – час, витрачений на один такт АЦ-перетворення;

$A_1$  – величина аналогового сигналу, що відповідає одиниці молодшого розряду коду.

У випадку, якщо наведена вище умова виконується, результатом аналого-цифрового перетворення сигналу  $A(t+\Delta t)$  буде код  $C(t+\Delta t)$ , значення якого визначається через значення попереднього коду  $C(t)$  за таким виразом:

$$C(t + \Delta t) = \begin{cases} C(t) \text{ якщо } |A(t + \Delta t) - A(t)| < U_{\text{оп}} \cdot w^{-(n-1)}; \\ C(t) + 1 \text{ якщо } A(t + \Delta t) - A(t) \geq U_{\text{оп}} \cdot w^{-(n-1)}; \\ C(t) - 1 \text{ якщо } A(t + \Delta t) - A(t) \leq -U_{\text{оп}} \cdot w^{-(n-1)}. \end{cases}$$

Це означає, що наступний код можна отримати відніманням або додаванням одиниці до попереднього коду. Відомо АЦП слідкувального типу, у яких використовують для перетворення не регістр послідовного наближення, а реверсивний лічильник. У таких АЦП врівноважування відбувається за один такт лічби, який витрачається на віднімання чи додавання одиниці. Це дозволяє значно підвищити швидкодню аналого-цифрового перетворення для тих сигналів, що протягом часу  $\Delta t$  змінюються не більше ніж на одиницю молодшого розряду.

Отже, перевага АЦП слідкувального типу полягає у більш високій швидкості перетворення за рахунок використання реверсивних лічильників, тобто у зменшенні часу перетворення  $\Delta t$ . За цей час аналоговий сигнал зазнає незначної зміни, тому час на його врівноважування буде значно меншим ніж той, що затрачено на зміну стану лічильника, оскільки у лічильнику при цьому відбувається розповсюдження перенесення. Таким чином, підвищення швидкодії реверсивного лічильника у складі слідкувального АЦП дозволить у цілому підвищити його швидкодню. Це обґрунтовує важливість підвищення швидкодії лічильників, що працюють у складі аналого-цифрових перетворювачів, оскільки дозволяє суттєво зменшити час  $\Delta t$  перетворення одного відліку, протягом якого повинно виконуватись обмеження на швидкість зміни аналогового сигналу (1). Зменшення часу перетворення одного відліку дозволяє здійснювати слідкувальне АЦ-перетворення для сигналів більш високої частоти і таким чином розширити галузі використання слідкувальних АЦП.

#### Актуальність

Відомо наукові праці авторів, в яких опубліковано основи теорії систем числення з ваговою надлишковістю (СЧВН) [2-7], призначених для побудови на їх основі високоефективних цифро-аналогових і аналого-цифрових перетворювачів. Також відомо публікації авторів з ряду практичних реалізацій АЦП і ЦАП у цих системах числення. Крім того, авторами запропоновано принципи, методи і пристрої для повнофункціональної побітової арифметики в АМ-системах числення, які підмножиною СЧВН [8-16]. На основі запропонованого підходу до виконання арифметичних операцій розроблено методи швидкої лічби у СЧВН. Авторами опубліковано наукові праці, у яких запропоновано варіанти практичної реалізації швидкодючих лічильників у таких системах числення, що можуть використовуватись у аналого-цифрових перетворювачах слідкувального типу [17, 18]. Це створює передумови для розробки порозрядно-слідкувальних АЦП з використанням швидкодючих лічильників у системах числення з ваговою надлишковістю. У даній статті розглядається приклад порозрядно-слідкувального АЦП у системі числення на основі 1-послідовності Фібоначчі.

#### Мета

Метою даної розробки є розробка порозрядно-слідкувального АЦП у СЧВН з можливістю переходу до режиму порозрядного перетворення при значному зміні амплітуди вхідного сигналу.

#### Задачі:

- розглянути особливості порозрядно-слідкувального АЦ-перетворення та запропонувати метод його організації;
- розробити структуру, що реалізує даний метод;
- розробити алгоритм роботи блоку керування для забезпечення роботи порозрядно-слідкувального АЦП.

#### Вирішення задач

Запропонований авторами метод використовує системи числення з ваговою надлишковістю як для перетворення аналогових сигналів, так і для цифрової обробки їх кодів. При організації перетворення за даним методом у процесі кодування аналогового сигналу спочатку встановлюється режим порозрядного врівноваження, який потрібен для швидкого виходу на режим слідкувального врівноваження. У подаль-

шому встановлюється режим слідкувального врівноваження, при якому використовується швидкодіючий лічильник. У разі значної зміни аналогового сигналу знову здійснюється короточасний перехід до порозрядного врівноважування, після чого знову за можливості встановлюється слідкувальний режим. В залежності від режиму перетворення по-різному формується вихідний код Свих. У режимі порозрядного врівноваження він дорівнює коду у регістрі порозрядного наближення  $S_{вих} = S_p$ . У режимі слідкувального врівноваження код на виході АЦП визначається станом швидкодіючого лічильника  $S_{вих} = S_l$ . На рис. 1 показано послідовність зміни режимів порозрядно-слідкувального АЦП у процесі кодування аналогового сигналу, який може зазнавати різких змін амплітуди.

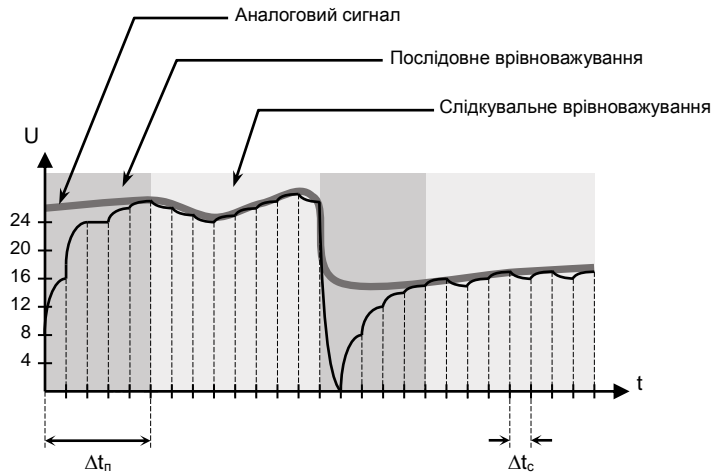


Рисунок 1 – Графік 5-розрядного порозрядно-слідкувального АЦП-перетворення

Якщо відбувається перехід з режиму порозрядного наближення у слідкувальний режим, то код регістра послідовного наближення переписується у реверсивний лічильник. Отже, режим порозрядного врівноваження фактично слугує для швидкого виходу на режим слідкувального перетворення. Схема структурної організації порозрядно-слідкувального АЦП зображена на рис. 2.

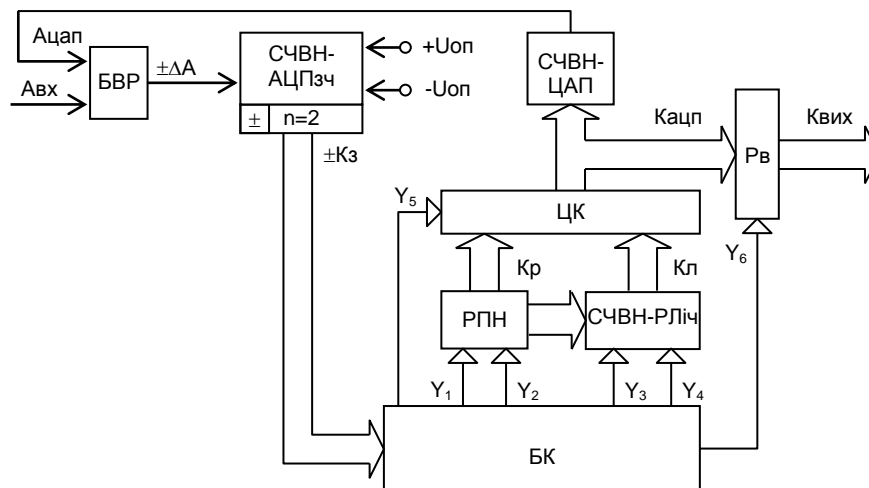


Рисунок 2 – Структурна організація порозрядно-слідкувального АЦП у СЧВН

Представлений на даному рисунку АЦП містить БК – блок керування, БВР – блок визначення різниці аналогових сигналів, ЦАП у СЧВН, СЧВН-АЦПзч – АЦП зчитування у СЧВН на два розряди, РПН – регістр послідовного наближення, СЧВН-РЛіч – реверсивний лічильник у СЧВН, цифровий комутатор ЦК та вихідний регістр Рв.

Використання СЧВН при побудові АЦП дозволяє навіть при відхиленні ваг розрядів у допустимому діапазоні коректно виконувати кодування аналогових сигналів, чого не може забезпечити АЦП на основі класичної двійкової системи числення. Це можна показати за допомогою так званої характеристики перетворення ЦАП у структурі АЦП, що являє собою графік, по осі абсцис якого розташовані коди у порядку зростання їх значень у двійковій системі числення, а по осі ординат розташовані значення цих ко-

дів у відповідній системі числення. Характеристика перетворення наглядно демонструє можливість кодування аналогових сигналів для різних систем числення при зміні ваг розрядів. У деякій системі числення можливо коректне представлення аналогового сигналу у певному діапазоні значень, якщо на характеристиці перетворення кожному значенню на осі ординат можна поставити у відповідність хоча б одне значення на осі абсцис.

На рис. 3 представлено характеристики перетворення двійкового ЦАП. На рис. 3а зображена характеристика з ідеальними вагами розрядів. На рис. 3б зображена характеристика перетворення двійкового ЦАП, у якого 3-й розряд має вагу не 8, а 10. З рисунка видно, що для значень аналогової величини 8 і 9 у даному випадку не існує відповідних кодів комбінацій.

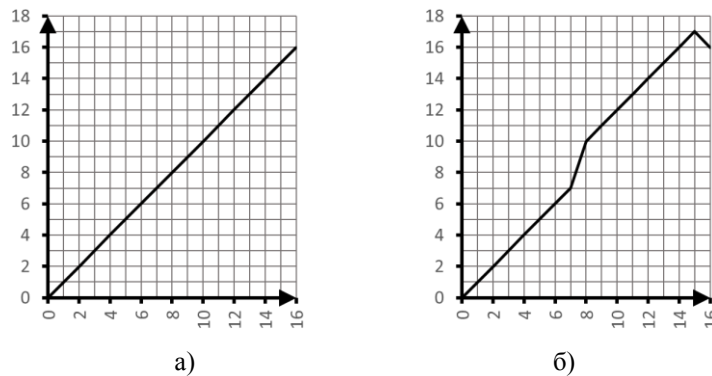


Рисунок 3 – Характеристика перетворення двійкового ЦАП  
а) з ідеальними вагами розрядів,  
б) при відхиленні ваги 3-го розряду на +2

На рис. 4 представлено характеристики перетворення фібоначієвого ЦАП. На рис. 4а зображена характеристика з ідеальними вагами розрядів. На рис. 4б зображена характеристика перетворення фібоначієвого ЦАП, у якого 3-й розряд має вагу не 5, а 7. З рисунка видно, що для кожного значення аналогової величини у даному випадку існує хоча б одна відповідна кодова комбінація.

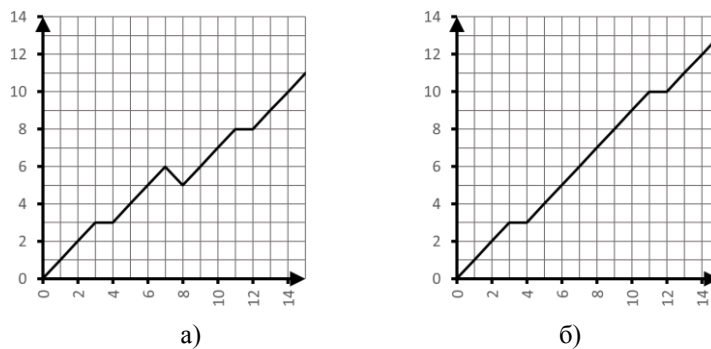


Рисунок 4 – Характеристика перетворення СЧВН-ЦАП  
а) з ідеальними вагами розрядів,  
б) при відхиленні ваги 3-го розряду на +2

Отже, відхилення ваг розрядів у ЦАП з ваговою надлишковістю у певних межах не призводить до неможливості його роботи у складі АЦП, у той час, коли будь-яке відхилення ваг двійкового ЦАП робить неможливим його використання для аналого-цифрового перетворення сигналів.

Розглянемо основні аспекти роботи запропонованого послідовно-слідкувального АЦП на основі СЧВН. При поданні на вхід АЦП аналогового сигналу  $A_{вх}$  він поступає на вхід блока визначення різниці. БВР встановлює на своєму виході аналоговий сигнал  $\pm \Delta A$ , який дорівнює різниці аналогових сигналів  $A_{вх}$  і  $A_{цап}$ . СЧВН-ЦАП призначений для перетворення у аналоговий сигнал  $A_{цап}$  коду, який поступає з виходу цифрового комутатора. БК отримує з СЧВН-АЦП<sub>зч</sub> код  $\pm K_3$  сигналу  $\pm \Delta A$  і встановлює на своєму виході керуючі сигнали  $Y_1$ - $Y_5$ . РПН встановлює СЧВН-код  $K_p$  амплітуди аналогового сигналу  $A_{вх}$  у режимі послідовного наближення. СЧВН-РЛіч формує СЧВН-код  $K_l$  амплітуди аналогового сигналу  $A_{вх}$  у слідкувальному режимі. ЦК перемикає на свій вихід  $K_p$  або  $K_l$  і формує вихідний код  $K_{вих}$ , який поступає на вхід Рв. Блок-схема роботи блоку керування представлена на рис. 5.

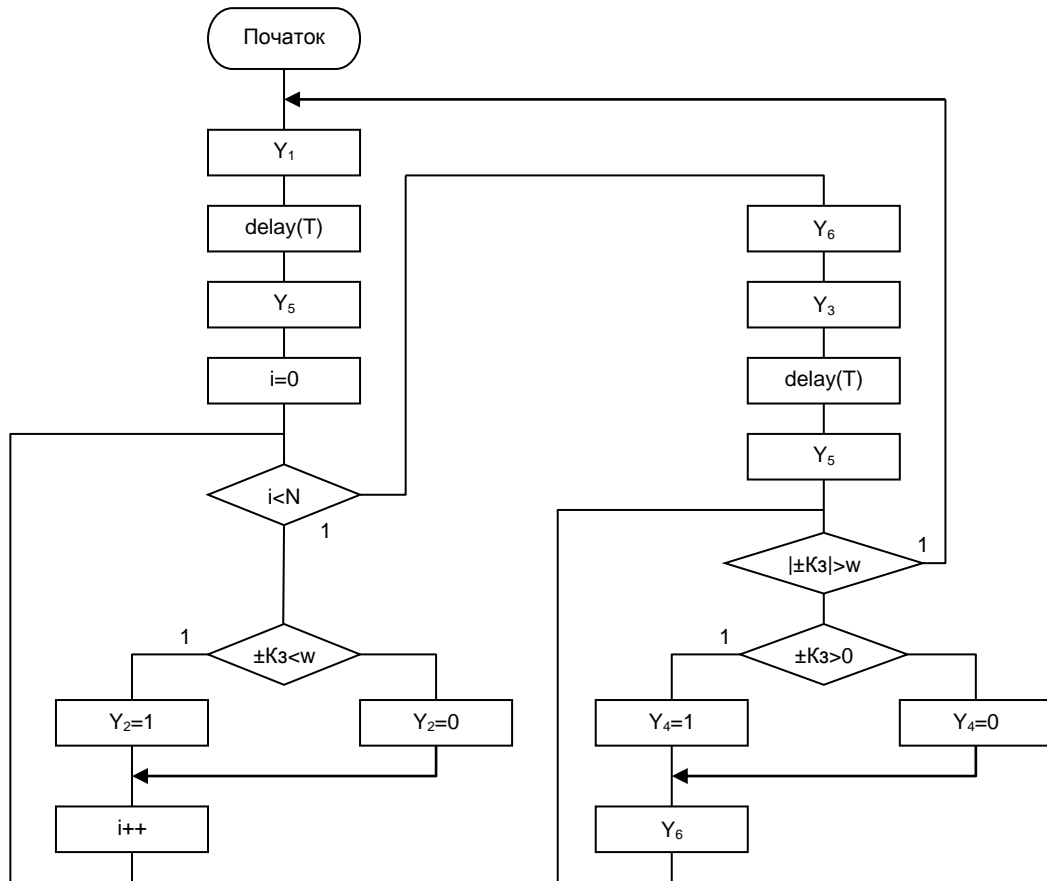


Рисунок 5 – Блок-схема алгоритму роботи БК

Порозрядно-слідкувальний АЦП, схема якого представлена на рис. 2, працює у такий спосіб. БК генерує керуючі сигнали у відповідності з алгоритмом, який зображено на рис. 3. Одразу після вмикання АЦП він генерує сигнал  $Y_1$ , який встановлює у нуль розряди регістра послідовного наближення. Після цього ним генерується керуючий сигнал  $Y_5$ , який поступає на вхід ЦК і переводить його у режим комутації на свій вихід коду  $K_r$  з виходу РПН. РПН, починаючи зі старших, встановлює свої розряди в 0 або в 1 в залежності від керуючого сигналу  $Y_2$ , який формується блоком керування і залежить від коду  $\pm K_3$ , що надходить з виходу СЧВН-АЦПз. Після завершення циклу послідовного перетворення АЦП переходить у режим слідкувального перетворення. При цьому за допомогою керуючого сигналу  $Y_3$  відбувається запис коду з виходу РПН у СЧВН-РЛіч. Одночасно керуючий сигнал  $Y_5$  встановлюється в одиничне значення і перемикає ЦК у режим комутації коду з виходу СЧВН-РЛіч на вхід СЧВН-ЦАП і на вхід  $P_v$ . Тобто, у режимі слідкувального врівноваження  $K_{вих} = K_{л}$ . Якщо у цьому режимі амплітуда вхідного сигналу  $A_{вх}$  значно змінюється, то БК знову переходить у режим порозрядного врівноваження.

Таким чином, у запропонованому АЦП встановлення режиму порозрядного врівноваження на початку роботи і у випадку значної зміни амплітуди вхідного сигналу дозволяє набагато швидше виходити на слідкувальний режим. Якщо у цих випадках використовувати лічильник, то для виходу на слідкувальний режим потрібно буде приблизно  $\alpha^n$  тактів (де  $\alpha$  – це співвідношення між вагами сусідніх розрядів системи числення з ваговою надлишковістю,  $n$  – розрядність аналого-цифрового перетворювача). Введення режиму порозрядного врівноваження дозволяє виходити на режим слідкувального врівноваження всього за  $n$  тактів. У режимі послідовного перетворення використання СЧВН в АЦП дозволяє на порядок підвищити його швидкодію за рахунок компенсації динамічної похибки другого роду. Використання швидкодіючого СЧВН-лічильника дозволяє підвищити швидкість слідкувального врівноваження приблизно в  $n$  разів порівняно із слідкувальним АЦП у класичній двійковій системі числення.

### Висновки

У даній статті описано запропонований авторами метод побудови порозрядно-слідкувального аналого-цифрового перетворювача у СЧВН, у якому встановлюється режим порозрядного або слідкувального врівноваження в залежності від величини зміни вхідного аналогового сигналу. У режимі слідкувального врівноваження використовується розроблений авторами реверсивний СЧВН-лічильник, який

дозволяє значно підвищити швидкість перетворення вхідного аналогового сигналу. У статті описано суть методу та представлена схема структурної організації запропонованого АЦП. Описано роботу даного АЦП в обох режимах перетворення та надана блок-схема алгоритму роботи блоку керування. За рахунок використання СЧВН запропонований АЦП має більшу швидкість як у режимі слідкувального, так і в режимі порозрядного врівноваження у порівнянні з використанням класичної двійкової системи числення. Крім того, порозрядно-слідкувальний АЦП має значно менший час виходу на режим слідкувального врівноваження, ніж слідкувальний АЦП. Вказані переваги дозволяють розширити діапазон сигналів, для яких застосовується аналого-цифрове врівноваження та покращити метрологічні характеристики АЦП.

#### Список літератури

- [1] У. Титце, К. Шенк, *Полупроводниковая схемотехника. 12-е изд. Том II: Пер. с нем.* М., Россия: ДМК Пресс, 2007, 942 с.
- [2] В. В. Островерхов, *Динамические погрешности аналого-цифровых преобразователей.* Л.: «Энергия», 1975, 176 с.
- [3] О. Д. Азаров, *Основи теорії аналого-цифрового перетворення на основі надлишкових позиційних систем числення: монографія.* Вінниця, Україна: УНІВЕРСУМ, 2004, 260 с.
- [4] О. Д. Азаров, *Аналого-цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю: монографія.* Вінниця, Україна: УНІВЕРСУМ, 2010, 186 с.
- [5] Л. В. Крупельницький, О. Д. Азаров, *Аналого-цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів: монографія.* Вінниця, Україна: УНІВЕРСУМ, 2005, 167 с.
- [6] О. Д. Азаров, М. Ю. Шабатура, О. Г. Муращенко, «Динамічні похибки II роду в АЦП прискореного порозрядного наближення з ваговою надлишковістю», *Наукові праці ВНТУ*, №3, 10 с., 2010.
- [7] О. Д. Азаров, *Аналого-цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю: монографія.* Вінниця, Україна: ВНТУ, 2010, 232 с.
- [8] А. Д. Азаров, А. І. Черняк, «Полнофункциональная побитовая обработка результатов аналогоцифрового преобразования», у *Методи та засоби кодування, захисту й ущільнення інформації: Третя міжнародна наук.-практ. конф.* Вінниця, 2011, с. 208–209.
- [9] О. Д. Азаров, О. І. Черняк, П. О. Черняк, «Системи числення з адитивними та мультиплікативними співвідношеннями між вагами розрядів», *Вісник ВПП*, №1, с. 58–64, 2001.
- [10] О. Д. Азаров, О. І. Черняк, «Аналіз витрат обладнання пристроїв побітової арифметики у системі числення золотої 1-пропорції», *Проблеми інформатизації та управління*, Київ : НАУ, № 2(38), с. 5–9, 2012.
- [11] О. Д. Азаров, О. І. Черняк, «Обмеження адитивних співвідношень при порозрядній потоковій обробці в АМ-системах числення», *Інформаційні технології та комп'ютерна інженерія*, Вип. 3(31), с. 67–71, 2014.
- [12] О. Д. Азаров, О. І. Черняк, О. Г. Муращенко, «Порозрядне додавання в АМ-системах числення на основі адитивних перетворень», *Проблеми інформатизації та управління*, Вип. 1(45), с. 1421, 2014.
- [13] О. Д. Азаров, О. І. Черняк, «Визначення довжини перенесення при додаванні в системах числення з адитивними та мультиплікативними співвідношеннями між вагами розрядів», *Наукові праці Донецького національного технічного університету. Серія: Обчислювальна техніка та автоматизація*, Випуск 74, с. 401–407, 2004.
- [14] О. Д. Азаров, О. І. Черняк, «Розрядність пристроїв порозрядного додавання в АМ-системах числення», *Наукові праці Вінницького національного технічного університету*, № 4, 2010. [Електронний ресурс]. Режим доступу: <http://praci.vntu.edu.ua/index.php/praci/article/view/233>.
- [15] О. Д. Азаров, О. І. Черняк, «Структурна організація побітового додавання і віднімання кодів золотої 1-пропорції з урахуванням знаків», *Інформаційні технології та комп'ютерна інженерія*, № 3(22), с. 13–16, 2011.
- [16] О. Д. Азаров, О. І. Черняк, «Структурна організація побітового множення і ділення кодів золотої пропорції», *Проблеми інформатизації та управління*, Вип. 3(21), с. 5–13, 2007.
- [17] Olexiy D. Azarov, Sergii V. Pavlov, Olexandr I. Chernyak, Igor D. Ivasyuk, Waldemar Wójcik, and Aigul Syzdykpayeva, «Principles of fast count in modified Fibonacci numerical system», *Proc. SPIE 10808, Photonics Applications in Astronomy, Communications, Industry, and High-Energy Physics Experiments*, 2018, 1080829 (1 October 2018). doi.org/10.1117/12.2501565.
- [18] О. Д. Азаров, О. І. Черняк, «Метод побудови швидкодіючих фібоначчівських лічильників», *Проблеми інформатизації та управління*, №2(46), с. 5–8, 2014.

Стаття надійшла: 16.10.2020.

## References

- [1] U. Tyttse, K. Shenk, *Poluprovodnykovaia skhemotekhnika*. 12-e yzd. Tom II: Per. s nem. M., Rossyia: DMK Press, 2007, 942 s.
- [2] V. V. Ostroverhov, *Dinamicheskie pogreshnosti analogo-cifrovyyh preobrazovatelej*. L.: «Jenergiya», 1975, 176 s.
- [3] O. D. Azarov, *Osnovy teorii analoho-tsyfrovoho peretvorennia na osnovi nadlyshkovykh pozytsiinykh system chyslennia: monohrafiia*. Vinnytsia, Ukraina: UNIVERSUM, 2004, 260 s.
- [4] O. D. Azarov, *Analoho-tsyfrove porozriadne peretvorennia na osnovi system chyslennia z vahovoiu nadlyshkovistiu: monohrafiia*. Vinnytsia, Ukraina: UNIVERSUM, 2010, 186 s.
- [5] L. V. Krupelnytskyi, O. D. Azarov, *Analoho-tsyfrovi prystroi system, shcho samokoryhuiutsia, dlia vymiriuvan i obrobliannia nyzkochastotnykh syhnaliv: monohrafiia*. Vinnytsia, Ukraina: UNIVERSUM, 2005, 167 s.
- [6] O. D. Azarov, M. Yu. Shabatura, O. H. Murashchenko, «Dynamichni pokhybky II rodu v ATsP pryskorenoho porozriadnogo nablyzhennia z vahovoiu nadlyshkovistiu», *Naukovi pratsi VNTU*, № 3, 10 s., 2010.
- [7] O. D. Azarov, *Analoho-tsyfrove porozriadne peretvorennia na osnovi system chyslennia z vahovoiu nadlyshkovistiu: monohrafiia*. Vinnytsia, Ukraina: VNTU, 2010, 232 s.
- [8] A. D. Azarov, A. Y. Cherniak, «Polnofunktsionalnaia pobytovaia obrabotka rezultatov analohot-syfrovoho preobrazovanyia», u *Metody ta zasoby koduvannia, zakhystu y ushchilnennia informatsii: Tretia mizhnarodna nauk.-prakt. konf.* Vinnytsia, 2011, s. 208–209.
- [9] O. D. Azarov, O. I. Cherniak, P. O. Cherniak, «Systemy chyslennia z adytyvnymy ta multiplykatyvnyymi spivvidnoshenniamy mizh vahamy rozriadiv», *Visnyk VPI*, №1, s. 58–64, 2001.
- [10] O. D. Azarov, O. I. Cherniak, «Analiz vytrat obladnannia prystroiv pobitovoi aryfimytyky u systemi chyslennia zolotoi 1-proporsii», *Problemy informatyzatsii ta upravlinnia*, Kyiv: NAU, № 2(38), s. 5–9, 2012.
- [11] O. D. Azarov, O. I. Cherniak, «Obmezheniia adytyvnykh spivvidnoshen pry porozriadnii potokovii obrobtsi v AM-systemakh chyslennia», *Informatsiini tekhnologii ta kompiuterna inzheneriia*, Vyp. 3(31), s. 67-71, 2014.
- [12] O. D. Azarov, O. I. Cherniak, O. H. Murashchenko, «Porozriadne dodavannia v AM-systemakh chyslennia na osnovi adytyvnykh peretvoren», *Problemy informatyzatsii ta upravlinnia*, Vyp. 1(45), s. 1421, 2014.
- [13] O. D. Azarov, O. I. Cherniak, «Vyznachennia dovzhyny perenesennia pry dodavanni v systemakh chyslennia z adytyvnymy ta multiplykatyvnyymi spivvidnoshenniamy mizh vahamy rozriadiv», *Naukovi pratsi Donetskoho natsionalnogo tekhnichnogo universytetu. Serii: Obchysliuvalna tekhnika ta avtomatyzatsiia*, Vypusk 74, s. 401–407, 2004.
- [14] O. D. Azarov, O. I. Cherniak, «Rozriadnist prystroiv porozriadnogo dodavannia v AM-systemakh chyslennia», *Naukovi pratsi Vinnytskoho natsionalnogo tekhnichnogo universytetu*, № 4, 2010. [Elektronnyi resurs]. Rezhym dostupu: <http://praci.vntu.edu.ua/index.php/praci/article/view/233>.
- [15] O. D. Azarov, O. I. Cherniak, «Strukturna orhanizatsiia pobitovoho dodavannia i vidnimannia kodiv zolotoi 1-proporsii z urakhuvanniam znakiv», *Informatsiini tekhnologii ta kompiuterna inzheneriia*, № 3(22), s. 13–16, 2011.
- [16] O. D. Azarov, O. I. Cherniak, «Strukturna orhanizatsiia pobitovoho mnozhennia i dilennia kodiv zolotoi proporsii», *Problemy informatyzatsii ta upravlinnia*, Vyp. 3(21), s. 5–13, 2007.
- [17] Olexiy D. Azarov, Sergii V. Pavlov, Olexandr I. Chernyak, Igor D. Ivasyuk, Waldemar Wójcik, and Aigul Syzdykpayeva, «Principles of fast count in modified Fibonacci numerical system», *Proc. SPIE 10808, Photonics Applications in Astronomy, Communications, Industry, and High-Energy Physics Experiments*, 2018, 1080829 (1 October 2018). doi.org/10.1117/12.2501565.
- [18] O. D. Azarov, O. I. Cherniak, «Metod pobudovy shvydkodiiuchykh fibonachchievykh lichylnykyv», *Problemy informatyzatsii ta upravlinnia*, №2(46), s. 5–8, 2014.

## Відомості про авторів

**Азаров Олексій Дмитрович** – доктор технічних наук, професор, завідувач кафедри обчислювальної техніки Вінницького національного технічного університету.

**Черняк Олександр Іванович** – кандидат технічних наук, доцент кафедри обчислювальної техніки Вінницького національного технічного університету.

**Стахов Олексій Ярославович** – аспірант кафедри обчислювальної техніки Вінницького національного технічного університету.

А. Д. Азаров, А. И. Черняк, А. Я. Стахов

**АЦП ПОРОЗРЯДНО-СЛЕДЯЩЕГО УРАВНОВЕШИВАННЯ  
С ВЕСОВОЙ ИЗБЫТОЧНОСТЬЮ**

Винницкий национальный технический университет, Винница

O. D. Azarov, O. I. Chernyak, O. Y. Stahov

**TRACKING AND BITWISE BALANCING ADC WITH  
WEIGHT REDUNDANCY**

Vinnitsia National Technical University, Vinnitsia